

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/012772

International filing date: 11 July 2005 (11.07.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2005-015284  
Filing date: 24 January 2005 (24.01.2005)

Date of receipt at the International Bureau: 05 August 2005 (05.08.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

14. 7. 2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2 0 0 5 年 1 月 2 4 日

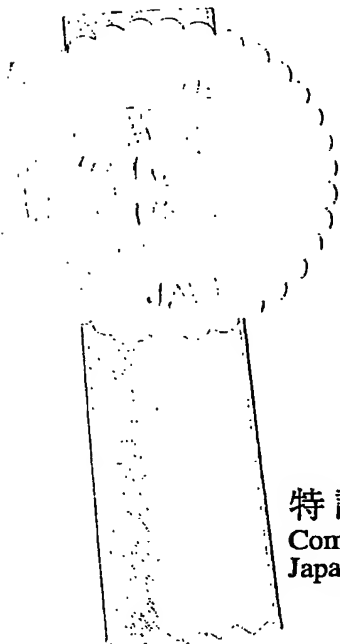
出 願 番 号  
Application Number: 特 願 2 0 0 5 - 0 1 5 2 8 4

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号

The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

J P 2 0 0 5 - 0 1 5 2 8 4

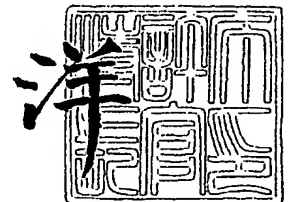
出 願 人  
Applicant(s): ソニー株式会社



特許庁長官  
Commissioner,  
Japan Patent Office

2 0 0 5 年 5 月 1 0 日

小 川



出証番号 出証特 2 0 0 5 - 3 0 4 0 6 0 1

【書類名】 特許願  
【整理番号】 0400080106  
【提出日】 平成17年 1月24日  
【あて先】 特許庁長官殿  
【国際特許分類】 G06C 1/00  
【発明者】  
    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内  
    【氏名】 鈴木 輝彦  
【発明者】  
    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内  
    【氏名】 石谷 和博  
【発明者】  
    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内  
    【氏名】 矢ヶ崎 陽一  
【特許出願人】  
    【識別番号】 000002185  
    【氏名又は名称】 ソニー株式会社  
【代理人】  
    【識別番号】 100094053  
    【弁理士】  
    【氏名又は名称】 佐藤 隆久  
【先の出願に基づく優先権主張】  
    【出願番号】 特願2004-204313  
    【出願日】 平成16年 7月12日  
【手数料の表示】  
    【予納台帳番号】 014890  
    【納付金額】 16,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 9707389

**【書類名】 特許請求の範囲****【請求項 1】**

画像ブロックデータを直交変換して得られた複数の変換係数のうち非 0 の変換係数の数を示す非 0 係数個数データを、対応関係データを用いて可変長符号化する符号化方法であって、

第 1 のブロックサイズの画像ブロックデータの前記非 0 係数個数データが取り得る値の各々について、当該非 0 係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0 を示す非 0 係数個数データのビット長が相互に異なり、0 を示す非 0 係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記第 1 のブロックサイズの複数倍の第 2 のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第 1 のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる第 1 の工程と、

前記複数のサブブロックデータの各々について、前記第 1 の工程で当該サブブロックデータに割り当てられた前記変換係数を基に、前記非 0 係数個数データを生成する第 2 の工程と、

前記複数のサブブロックデータの各々について、前記第 2 の工程で生成した前記非 0 係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて 0 を示す前記非 0 係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第 3 の工程と

を有する符号化方法。

**【請求項 2】**

前記第 1 の工程は、垂直および水平の 2 次元周波数領域を分割して得られた複数のサブブロック内の周波数に対応して規定された前記複数のサブブロックデータを用いる

請求項 1 に記載の符号化方法。

**【請求項 3】**

前記第 1 のブロックサイズの前記画像ブロックデータを直交変換して得られた複数の変換係数を基に、当該画像ブロックデータの前記非 0 係数個数データを生成する第 4 の工程と、

前記第 1 のブロックサイズの前記画像ブロックデータに対応した表示位置の周囲の表示位置に対応付けられた他の画像ブロックデータの前記変換係数のうち「0」および絶対値「1」以外の変換係数の個数を特定し、当該特定した個数が小さくなるに従って、前記非 0 係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを選択する第 5 の工程と、

前記第 5 の工程で選択した対応関係データを用いて、前記第 1 のブロックサイズの前記画像ブロックデータの前記非 0 係数個数データの前記符号化コードを決定する第 6 の工程と

を有する

請求項 1 に記載の符号化方法。

**【請求項 4】**

前記第 2 のブロックサイズの画像ブロックデータを単位として前記直交変換が行われた場合に、前記第 1、第 2 および第 3 の工程を実行し、

前記第 1 のブロックサイズの画像ブロックデータを単位として前記直交変換が行われた場合に、前記第 4、第 5 および第 6 の工程を実行する

請求項 3 に記載の符号化方法。

**【請求項 5】**

前記第 1 のブロックサイズが  $N \times N$  ( $N$  は整数) であり、前記第 2 のブロックサイズが

2N x 2Nである場合に、

前記第1の工程は、前記第2のブロックサイズの前記画像データの変換係数を、直流成分に近い周波数に対応した変換係数から順にスキャンし、1番目から $N^2$ 番目にスキャンした変換成分を構成要素とする第1のサブブロックデータと、( $N^2 + 1$ )番目から $2N^2$ 番目にスキャンした変換成分を構成要素とする第2のサブブロックデータと、( $2N^2 + 1$ )番目から $3N^2$ 番目にスキャンした変換成分を構成要素とする第3のサブブロックデータと、( $3N^2 + 1$ )番目から $4N^2$ 番目にスキャンした変換成分を構成要素とする第4のサブブロックデータとを生成し、

前記第3の工程は、前記第2の工程で生成した前記第2および前記第3のサブブロックデータの前記非0係数個数データの符号化に用いる前記対応関係データに比べて前記0を示す非0係数個数データに割り当てる前記符号化コードのビット長が長い前記対応関係データを用いて前記第1のサブブロックデータの前記非0係数個数データの前記符号化コードを決定し、前記第2の工程で生成した前記第2および前記第3のサブブロックデータの前記非0係数個数データの符号化に用いる前記対応関係データに比べて前記0を示す非0係数個数データに割り当てる前記符号化コードのビット長が短い前記対応関係データを用いて前記第4のサブブロックデータの前記非0係数個数データの前記符号化コードを決定する

請求項1に記載の符号化方法。

【請求項6】

前記対応関係データは、

前記ブロックデータの直交変換で得られた前記変換係数の列で最後に連続する絶対値「1」の変換係数の最後連続個数データと、前記非0係数個数データとの組に割り当てる前記符号化コードを規定し、

前記最後連続個数データが異なり前記非0係数個数データが同じ複数の組に対して、前記最後連続個数データが大きくなるに従って、前記符号化コードのビット長が同じあるいは長くなるように規定している

請求項1に記載の符号化方法。

【請求項7】

画像ブロックデータを直交変換して得られた複数の変換係数のうち非0の変換係数の数を示す非0係数個数データを、対応関係データを用いて可変長符号化する符号化装置であって、

第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記第1のブロックサイズの複数の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる割り当て手段と、

前記複数のサブブロックデータの各々について、前記割り当て手段が当該サブブロックデータに割り当てた前記変換係数を基に、前記非0係数個数データを生成する生成手段と

前記複数のサブブロックデータの各々について、前記生成手段が生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する符号化手段と

を有する符号化装置。

**【請求項 8】**

被符号化画像データとその予測画像データとの差分画像データを生成する差分生成手段と、

前記差分生成手段が生成した前記差分画像データを、前記第 1 のブロックサイズあるいは前記第 2 のブロックサイズの画像ブロックデータを単位として前記直交変換する直交変換手段と

をさらに有し、

前記割り当て手段は、前記直交変換手段が前記第 2 のブロックサイズの画像ブロックデータを直交変換して得られた前記複数の変換係数に対して前記割り当てを行う

請求項 7 に記載の符号化装置。

**【請求項 9】**

画像ブロックデータを直交変換して得られた複数の変換係数のうち非 0 の変換係数の数を示す非 0 係数個数データを、対応関係データを用いて可変長符号化する符号化処理をコンピュータに実行させるプログラムであって、

第 1 のブロックサイズの画像ブロックデータの前記非 0 係数個数データが取り得る値の各々について、当該非 0 係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0 を示す非 0 係数個数データのビット長が相互に異なり、0 を示す非 0 係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記第 1 のブロックサイズの複数倍の第 2 のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第 1 のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる第 1 の手順と、

前記複数のサブブロックデータの各々について、前記第 1 の手順で当該サブブロックデータに割り当てられた前記変換係数を基に、前記非 0 係数個数データを生成する第 2 の手順と、

前記複数のサブブロックデータの各々について、前記第 2 の手順で生成した前記非 0 係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて 0 を示す前記非 0 係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第 3 の手順と

を前記コンピュータに実行させるプログラム。

**【請求項 10】**

第 1 のブロックサイズの複数倍の第 2 のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非 0 の変換係数の個数を示す非 0 係数個数データを生成し、所定の対応関係データを用いて、前記非 0 係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非 0 係数個数データを取得する復号方法であって、

前記第 1 のブロックサイズの画像ブロックデータの前記非 0 係数個数データが取り得る値の各々について、当該非 0 係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0 を示す非 0 係数個数データのビット長が相互に異なり、0 を示す非 0 係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記複数のサブブロックデータの各々の前記符号化コードの前記非 0 係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて 0 を示す前記非 0 係数個数データに長いビット長の符号化コードを

対応付けた前記対応関係データを用いて決定する第1の工程と、

前記複数のサブブロックデータの各々について、前記第1の工程で決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する第2の工程と、

前記第2の工程で生成した前記変換係数を並べ替えて前記第2のブロックサイズの前記ブロックデータの変換係数を得る第3の工程と

を有する復号方法。

【請求項11】

第1のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数の前記非0係数個数データの前記符号化コードを復号する場合に

前記第1のブロックサイズの前記画像ブロックデータに対応した表示位置の周囲の表示位置に対応付けられた他の画像ブロックデータの前記変換係数のうち「0」および絶対値「1」以外の変換係数の個数を特定する第4の工程と、

前記第4の工程で特定した前記個数が小さくなるに従って、前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを選択する第5の工程と、

前記第5の工程で選択した前記対応関係データを用いて、前記第1のブロックサイズの前記画像ブロックデータの前記符号化コードに対応する前記非0係数個数データを決定する第6の工程と、

前記第6の工程で決定した前記非0係数個数データを基に、前記第1のブロックサイズの前記ブロックデータの前記変換係数を生成する第7の工程と

を有する請求項10に記載の復号方法。

【請求項12】

前記第1のブロックサイズが指示された場合に前記第4、第5、第6および第7の工程を実行し、

前記第2のブロックサイズが指示された場合に前記第1、第2および第3の工程を実行する

請求項11に記載の復号方法。

【請求項13】

第1のブロックサイズの複数倍の第2のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非0の変換係数の個数を示す非0係数個数データを生成し、所定の対応関係データを用いて、前記非0係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非0係数個数データを取得する復号装置であって、

前記第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記複数のサブブロックデータの各々の前記符号化コードの前記非0係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する決定手段と、

前記複数のサブブロックデータの各々について、前記決定手段が決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する生成手段と、

前記生成手段が生成した前記変換係数を並べ替えて前記第2のブロックサイズの前記ブ

ロックデータの変換係数を得る取得手段と  
を有する復号装置。

【請求項 14】

第1のブロックサイズの複数倍の第2のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非0の変換係数の個数を示す非0係数個数データを生成し、所定の対応関係データを用いて、前記非0係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非0係数個数データを取得するコンピュータが実行するプログラムであって、

前記第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記複数のサブブロックデータの各々の前記符号化コードの前記非0係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第1の手順と、

前記複数のサブブロックデータの各々について、前記第1の手順で決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する第2の手順と、

前記第2の手順で生成した前記変換係数を並べ替えて前記第2のブロックサイズの前記ブロックデータの変換係数を得る第3の手順と

を前記コンピュータに実行させるプログラム。



## 【書類名】明細書

【発明の名称】符号化方法、符号化装置、復号方法、復号装置およびそれらのプログラム

## 【技術分野】

## 【0001】

本発明は、直交変換係数を符号化する符号化方法、符号化装置およびそのプログラムと、それを復号する復号方法、復号装置およびそのプログラムに関する。

## 【背景技術】

## 【0002】

近年、画像データデジタルとして取り扱い、その際、効率の高い情報の伝送、蓄積を目的とし、画像情報特有の冗長性を利用して、離散コサイン変換等の直交変換と動き補償により圧縮するMPEG(Moving Picture Experts Group)などの方式に準拠した装置が、放送局などの情報配信、及び一般家庭における情報受信の双方において普及しつつある。

## 【0003】

MPEG 2, 4 方式に続いてMPEG 4 / AVC (Advanced Video Coding) と呼ばれる符号化方式が提案されている。

MPEG 4 / AVC 方式の符号化装置では、例えば、 $4 \times 4$  のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換し、それによって得られたブロックデータの変換係数のうち非 0 の変換係数の個数を示す非 0 係数個数データを、 $4^2$  個の非 0 係数個数データの値とその符号化コードとの対応関係を各々が規定する複数の対応関係データ (VLC テーブル) を基に可変長符号化する。

ここで、上記複数の対応関係データは、0 を示す非 0 係数個数データのビット長が相互に異なり、0 を示す非 0 係数個数データのビット長が短くなるに従って、当該対応関係データで用いる符号化コードの最大ビット長が長くなるように規定している。

そして、上記符号化装置は、符号化効率を高めるために、符号化対象の  $4 \times 4$  ブロックデータの周囲のブロックデータの変換係数のうち 0 および 1 以外の変換係数の数が大きくなるに従って、0 を示す前記非 0 係数個数データに長いビット長の符号化コードを割り当てた前記対応関係データを選択する。

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0004】

ところで、上述した符号化装置では、 $8 \times 8$  のブロックサイズのブロックデータ ( $8 \times 8$  ブロックデータ) を単位として直交変換が行われる場合がある。

しかしながら、上述した従来の対応関係データは、 $4^2$  個の非 0 係数個数データの値にしか対応しておらず、 $8 \times 8$  ブロックデータを直交変換して得られる  $8^2$  の非 0 係数個数データの符号化コードを得られない。

## 【0005】

本発明はかかる事情に鑑みてなされたものであり、第 1 のブロックサイズの複数の第 2 のブロックサイズの画像ブロックデータを直交変換して得られた変換係数の非 0 係数個数データを、前記第 1 のブロックサイズに適合した対応関係データを基に符号化する符号化方法、符号化装置およびそのプログラムを提供することを目的とする。

また、本発明は、上記符号化により得られた符号化コードを復号する復号方法、復号装置およびそのプログラムを提供することを目的とする。

## 【課題を解決するための手段】

## 【0006】

上述した従来技術の問題点を解決し、上述した目的を達成するため、第 1 の観点の発明の符号化方法は、画像ブロックデータを直交変換して得られた複数の変換係数のうち非 0 の変換係数の数を示す非 0 係数個数データを、対応関係データを用いて可変長符号化する符号化方法であって、第 1 のブロックサイズの画像ブロックデータの前記非 0 係数個数データが取り得る値の各々について、当該非 0 係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0 を示す非 0 係数個数データの

ビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記第1のブロックサイズの複数の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる第1の工程と、前記複数のサブブロックデータの各々について、前記第1の工程で当該サブブロックデータに割り当てられた前記変換係数を基に、前記非0係数個数データを生成する第2の工程と、前記複数のサブブロックデータの各々について、前記第2の工程で生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第3の工程とを有する。

#### 【0007】

第2の観点の発明の符号化装置は、画像ブロックデータを直交変換して得られた複数の変換係数のうち非0の変換係数の数を示す非0係数個数データを、対応関係データを用いて可変長符号化する符号化装置であって、第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記第1のブロックサイズの複数の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる割り当て手段と、前記複数のサブブロックデータの各々について、前記割り当て手段が当該サブブロックデータに割り当てた前記変換係数を基に、前記非0係数個数データを生成する生成手段と、前記複数のサブブロックデータの各々について、前記生成手段が生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する符号化手段とを有する。

#### 【0008】

第2の観点の発明の作用は以下になる。

割り当て手段が、第1のブロックサイズの複数の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる。

次に、生成手段が、前記複数のサブブロックデータの各々について、前記割り当て手段が当該サブブロックデータに割り当てた前記変換係数を基に、前記非0係数個数データを生成する。

次に、符号化手段が、前記複数のサブブロックデータの各々について、前記生成手段が生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する。

#### 【0009】

第3の観点の発明のプログラムは、画像ブロックデータを直交変換して得られた複数の変換係数のうち非0の変換係数の数を示す非0係数個数データを、対応関係データを用い

て可変長符号化する符号化処理をコンピュータに実行させるプログラムであって、第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記第1のブロックサイズの複数の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる第1の手順と、前記複数のサブブロックデータの各々について、前記第1の手順で当該サブブロックデータに割り当てられた前記変換係数を基に、前記非0係数個数データを生成する第2の手順と、前記複数のサブブロックデータの各々について、前記第2の手順で生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第3の手順とを前記コンピュータに実行させる。

#### 【0010】

第4の観点の発明復号方法は、第1のブロックサイズの複数の第2のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非0の変換係数の個数を示す非0係数個数データを生成し、所定の対応関係データを用いて、前記非0係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非0係数個数データを取得する復号方法であって、前記第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記複数のサブブロックデータの各々の前記符号化コードの前記非0係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第1の工程と、前記複数のサブブロックデータの各々について、前記第1の工程で決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する第2の工程と、前記第2の工程で生成した前記変換係数を並べ替えて前記第2のブロックサイズの前記ブロックデータの変換係数を得る第3の工程とを有する。

#### 【0011】

第5の観点の発明の復号装置は、第1のブロックサイズの複数の第2のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非0の変換係数の個数を示す非0係数個数データを生成し、所定の対応関係データを用いて、前記非0係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非0係数個数データを取得する復号装置であって、前記第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関

係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記複数のサブブロックデータの各々の前記符号化コードの前記非 0 係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて 0 を示す前記非 0 係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する決定手段と、前記複数のサブブロックデータの各々について、前記決定手段が決定した前記非 0 係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する生成手段と、前記生成手段が生成した前記変換係数を並べ替えて前記第 2 のブロックサイズの前記ブロックデータの変換係数を得る取得手段とを有する。

#### 【0012】

第 5 の観点の発明の作用は以下になる。

決定手段が、複数のサブブロックデータの各々の前記符号化コードの前記非 0 係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて 0 を示す前記非 0 係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する。

次に、生成手段が、前記複数のサブブロックデータの各々について、前記決定手段が決定した前記非 0 係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する。

次に、取得手段が、前記生成手段が生成した前記変換係数を並べ替えて前記第 2 のブロックサイズの前記ブロックデータの変換係数を得る。

#### 【0013】

第 6 の観点の発明のプログラムは、第 1 のブロックサイズの複数倍の第 2 のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非 0 の変換係数の個数を示す非 0 係数個数データを生成し、所定の対応関係データを用いて、前記非 0 係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非 0 係数個数データを取得するコンピュータが実行するプログラムであって、前記第 1 のブロックサイズの画像ブロックデータの前記非 0 係数個数データが取り得る値の各々について、当該非 0 係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0 を示す非 0 係数個数データのビット長が相互に異なり、0 を示す非 0 係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記複数のサブブロックデータの各々の前記符号化コードの前記非 0 係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて 0 を示す前記非 0 係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第 1 の手順と、前記複数のサブブロックデータの各々について、前記第 1 の手順で決定した前記非 0 係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する第 2 の手順と、前記第 2 の手順で生成した前記変換係数を並べ替えて前記第 2 のブロックサイズの前記ブロックデータの変換係数を得る第 3 の手順とを前記コンピュータに実行させる。

#### 【発明の効果】

#### 【0014】

本発明によれば、第 1 のブロックサイズの複数倍の第 2 のブロックサイズの画像ブロックデータを直交変換して得られた変換係数の非 0 係数個数データを、前記第 1 のブロックサイズに適合した対応関係データを基に符号化する符号化方法、符号化装置およびそのプログラムを提供することができる。

また、本発明によれば、上記符号化により得られた符号化コードを復号する復号方法、復号装置およびそのプログラムを提供することができる。

## 【発明を実施するための最良の形態】

## 【0015】

以下、本発明の実施形態に係わる符号化装置について説明する。

まず、本実施形態の構成要素と、本発明の構成要素との関係を説明する。

本実施形態の4 x 4ブロックサイズが本発明の第1のブロックサイズに対応し、8 x 8ブロックサイズが本発明の第2のブロックサイズに対応している。

また、本実施形態の非0係数個数データTotalCoeffが本発明の非0係数個数データに対応している。

また、表1に示す右側の数字が本発明の符号化コードに対応している。

また、表1に示す変換表データTRNa1, 2, 3, 4が本発明の対応関係データに対応している。

また、図8に示すサブブロックデータSB1, SB2, SB3, SB4が本発明のサブブロックデータに対応している。

## 【0016】

図10に示すステップST17, ST18が第1の観点の発明の第1の工程に対応し、ステップST19が第2の工程に対応し、ステップST21, ST22が第3の工程に対応している。

また、図10に示すステップST13が第1の観点の発明の第4の工程に対応し、ステップST14, ST15が第5の工程に対応し、ステップST16が第6の工程に対応している。

また、図3に示すスキャン変換回路51、サブブロック生成回路52が第2の観点の発明の割り当て手段に対応している。

また、図3に示すラン・レベル計算回路53が、第2の観点の発明の生成手段に対応し、2次元可逆符号化回路54が第2の観点の発明の符号化手段に対応している。

## 【0017】

図12に示す2次元可逆復号回路111が第5の観点の発明の決定手段に対応し、変換係数復元回路114が第5の観点の発明の生成手段に対応し、ブロック復元回路115が第5の観点の発明の取得手段に対応している。

## 【0018】

以下、本実施形態の通信システム1について説明する。

まず、本発明の実施形態の構成要素と本発明の構成要素との対応関係を説明する。

図1は、本実施形態の通信システム1の概念図である。

図1に示すように、通信システム1は、送信側に設けられた符号化装置2と、受信側に設けられた復号装置3とを有する。

符号化装置2が本発明のデータ処理装置および符号化装置に対応している。

通信システム1では、送信側の符号化装置2において、離散コサイン変換やカルーネン・レーベ変換などの直交変換と動き補償によって圧縮したフレーム画像データ（ビットストリーム）を生成し、当該フレーム画像データを変調した後に、衛星放送波、ケーブルTV網、電話回線網、携帯電話回線網などの伝送媒体を介して送信する。

受信側では、復号装置3において受信した画像信号を復調した後に、上記変調時の直交変換の逆変換と動き補償によって伸張したフレーム画像データを生成して利用する。

なお、上記伝送媒体は、光ディスク、磁気ディスクおよび半導体メモリなどの記録媒体であってもよい。

## 【0019】

## &lt;符号化装置2&gt;

以下、図1に示す符号化装置2について説明する。

図2は、図1に示す符号化装置2の全体構成図である。

図2に示すように、符号化装置2は、例えば、A/D変換回路22、画面並べ替え回路23、演算回路24、直交変換回路25、量子化回路26、可逆符号化回路27、バッファメモリ28、逆量子化回路29、逆直交変換回路30、フレームメモリ31、レート制

御回路 32、加算回路 33、イントラ予測回路 41、動き予測・補償回路 42、並びに直交変換サイズ決定回路 45を有する。

【0020】

以下、符号化装置 2 の構成要素について説明する。

〔A/D変換回路 22〕

A/D変換回路 22 は、入力されたアナログの輝度信号 Y、色差信号 P<sub>b</sub>、P<sub>r</sub> から構成される原画像信号 S<sub>10</sub> をデジタルのピクチャデータ S<sub>22</sub> に変換し、これを画面並べ替え回路 23 に出力する。

【0021】

〔画面並べ替え回路 23〕

画面並べ替え回路 23 は、A/D変換回路 22 から入力したピクチャデータ S<sub>22</sub> 内のフレームデータを、そのピクチャタイプ I、P、B からなる GOP (Group Of Pictures) 構造に応じて、符号化する順番に並べ替えた原画像データ S<sub>23</sub> を演算回路 24、動き予測・補償回路 42 およびイントラ予測回路 41 に出力する。

【0022】

〔演算回路 24〕

演算回路 24 は、原画像データ S<sub>23</sub> と、イントラ予測回路 41 または動き予測・補償回路 42 から入力した予測画像データとの差分を示す画像データ S<sub>24</sub> を生成し、これを直交変換回路 25 に出力する。

【0023】

〔直交変換回路 25〕

直交変換回路 25 は、画像データ S<sub>24</sub> に離散コサイン変換 (DCT: Discrete Cosine Transform) やカルーネン・レーベ変換などの直交変換を施して変換係数を示す画像データ (例えば DCT 係数) S<sub>25</sub> を生成し、これを量子化回路 26 に出力する。

直交変換回路 25 は、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 T<sub>R</sub>S<sub>I</sub>Z<sub>E</sub> によって指定された直交変換サイズで、演算回路 24 から入力した画像データ S<sub>24</sub> に直交変換を施して変換係数を示す画像データ S<sub>25</sub> を生成する。

本実施形態では、上記直交変換サイズとして、4 x 4、8 x 8 のブロックサイズが用いられる。

【0024】

〔量子化回路 26〕

量子化回路 26 は、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 T<sub>R</sub>S<sub>I</sub>Z<sub>E</sub> と、レート制御回路 32 から入力した量子化スケール Q<sub>S</sub> とを基に、画像データ S<sub>25</sub> (量子化前の変換係数) を量子化して量子化後の変換係数を示す画像データ S<sub>26</sub> を生成し、これを可逆符号化回路 27 および逆量子化回路 29 に出力する。

例えば、直交変換回路 25 において 4 x 4 と 8 x 8 とのうち一方が選択されて整数精度の直交変換が行われる場合に、量子化回路 26 において正規化処理に用いる適切な係数は、4 x 4 と 8 x 8 とでは異なる。そのため、量子化回路 26 は、レート制御回路 32 から入力した量子化スケール Q<sub>S</sub> を、直交変換サイズ信号 T<sub>R</sub>S<sub>I</sub>Z<sub>E</sub> が示す直交変換サイズに応じて補正し、補正後の量子化スケールを用いて、画像データ S<sub>25</sub> を量子化する。

【0025】

〔可逆符号化回路 27〕

可逆符号化回路 27 は、画像データ S<sub>26</sub> を可変長符号化した画像データをバッファメモリ 28 に格納する。

このとき、可逆符号化回路 27 は、動き予測・補償回路 42 から入力した動きベクトル MV あるいはその差分動きベクトル、参照画像データの識別データ、並びにイントラ予測回路 41 から入力したイントラ予測モードをヘッダデータなどに格納する。

可逆符号化回路 27 は、4 x 4 および 8 x 8 ブロックサイズの直交変換の各々に対応して可逆符号化処理を行う。

可逆符号化回路 27 の符号化処理について後に詳細に説明する。

## 【0026】

## [バッファメモリ28]

バッファメモリ28に格納された画像データは、変調等された後に画像データS2として送信される。

当該画像データS2は、後述するように、復号装置3によって復号される。

## [逆量子化回路29]

逆量子化回路29は、量子化回路26の量子化に対応した逆量子化処理を画像データS26に施して、それによって得られたデータを生成し、これを逆直交変換回路30に出力する。

## [逆直交変換回路30]

逆直交変換回路30は、逆量子化回路29から入力したデータに、直交変換回路25における直交変換の逆変換を施して生成した画像データを加算回路33に出力する。

## [加算回路33]

加算回路33は、逆直交変換回路30から入力した(デコードされた)画像データと、選択回路44から入力した予測画像データPIとを加算して参照(再構成)ピクチャデータR\_\_PICを生成し、これをフレームメモリ31に書き込む。

なお、加算回路33とフレームメモリ31との間に、デブロックフィルタを設けてもよい。このデブロックフィルタは、加算回路33から入力した再構成画像データのブロック歪みを除去した画像データを、参照ピクチャデータR\_\_PICとしてフレームメモリ31に書き込む。

## 【0027】

## [レート制御回路32]

レート制御回路32は、例えば、バッファメモリ28から読み出した画像データを基に量子化スケールQSを生成し、これを量子化回路26に出力する。

## 【0028】

## [イントラ予測回路41]

イントラ予測回路41は、イントラ符号化するマクロブロックにおいて、残差が最小となるイントラ予測のモードおよび予測ブロックのブロックサイズを決定する。

イントラ予測回路41は、ブロックサイズとして、4x4および16x16画素を用いる。

イントラ予測回路41は、イントラ予測が選択された場合に、イントラ予測による予測画像データを演算回路24に出力する。

## 【0029】

## [動き予測・補償回路42]

動き予測・補償回路42は、既に符号化され、局所復号され、フレームメモリ31に記録されている画像から、動き予測を行い、残差を最小にする動きベクトルおよび動く補償のブロックサイズを決定する。

動き予測・補償回路42は、ブロックサイズとして、16x16、16x8、8x16、8x8、8x4、4x8および4x4画素を用いる。

動き予測・補償回路42は、インター予測が選択された場合に、インター予測による予測画像データを演算回路24に出力する。

## 【0030】

## [直交変換サイズ決定回路45]

直交変換サイズ決定回路45は、イントラ予測回路41および動き予測・補償回路42のうち予測画像データが選択された回路において最終的に決定(選択)したブロックサイズを基に直交変換サイズを決定し、それを示す直交変換サイズ信号TRSIZEを直交変換回路25、量子化回路26および可逆符号化回路27に出力する。

具体的には、直交変換サイズ決定回路45は、イントラ予測回路41による8x8画素のブロックサイズが最終的に選択された場合に、8x8画素を示す直交変換サイズ信号TRSIZEを生成し、イントラ予測回路41による8x8画素以外のブロックサイズが最



最終的に選択された場合には  $4 \times 4$  画素を示す直交変換サイズ信号 `TRSIZE` を生成する。

また、直交変換サイズ決定回路 45 は、動き予測・補償回路 42 による  $8 \times 8$  画素以上のブロックサイズが最終的に選択された場合には、 $8 \times 8$  画素を示す直交変換サイズ信号 `TRSIZE` を生成し、動き予測・補償回路 42 による  $8 \times 8$  画素より小さいブロックサイズが最終的に選択された場合には  $4 \times 4$  画素を示す直交変換サイズ信号 `TRSIZE` を生成する。

本実施形態では、直交変換サイズ決定回路 45 は、 $4 \times 4$  と  $8 \times 8$  とのいずれかのブロックサイズを示す直交変換サイズ信号 `TRSIZE` を生成する。

#### 【0031】

以下、可逆符号化回路 27 における画像データ S25 の可変長符号化について詳細に説明する。

図 3 は、図 2 に示す可逆符号化回路 27 の構成図である。

図 3 に示すように、可逆符号化回路 27 は、画像データ S25 を可変長符号化する構成として、例えば、スキャン変換回路 51、サブブロック生成回路 52、ラン・レベル計算回路 53、2次元可逆符号化回路 54、レベル符号化回路 55、ラン符号化回路 56、並びに多重化回路 57 を有する。

#### 【0032】

スキャン変換回路 51 は、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 `TRSIZE` が  $4 \times 4$  を示す場合に、フレーム符号化では図 4 (a) に示す番号順、フィールド符号化では図 4 (b) に示す番号順に、画像データ S26 を構成する  $4 \times 4$  ブロックデータ内の 16 個の変換係数をスキャンし、スキャン順にサブブロック生成回路 52 に出力する。

一方、スキャン変換回路 51 は、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 `TRSIZE` が  $8 \times 8$  を示す場合に、図 5 に示す番号順に、画像データ S26 を構成する  $8 \times 8$  ブロックデータ内の 64 個の変換係数データをスキャンし、スキャン順にサブブロック生成回路 52 に出力する。

図 5 において、左上が直流 DC 成分を示し、右下が高周波成分に対応している。

また、図中水平方向が水平周波数成分、図中垂直方向が垂直周波数成分を示している。

#### 【0033】

サブブロック生成回路 52 は、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 `TRSIZE` が  $4 \times 4$  を示す場合に、スキャン変換回路 51 から順に入力した  $4 \times 4$  ブロックデータを構成する 16 個の変換係数を順にラン・レベル計算回路 53 に出力する。

また、サブブロック生成回路 52 は、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 `TRSIZE` が  $8 \times 8$  を示す場合に、スキャン変換回路 51 から入力した  $8 \times 8$  ブロックデータを構成する 64 個の変換係数のうち、1~16 番目に入力した変換係数を  $4 \times 4$  のサブブロックデータ SB1 の構成要素とし、17~32 番目に入力した変換係数を  $4 \times 4$  のサブブロックデータ SB2 の構成要素とし、33~48 番目に入力した変換係数を  $4 \times 4$  のサブブロックデータ SB3 の構成要素とし、49~64 番目に入力した変換係数を  $4 \times 4$  のサブブロックデータ SB4 の構成要素とし、これらをラン・レベル計算回路 53 に出力する。

#### 【0034】

ラン・レベル計算回路 53 は、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 `TRSIZE` が  $4 \times 4$  を示す場合に、サブブロック生成回路 52 から順に入力した 16 個の変換係数列のレベルデータ `level`、ランデータ `run_before`、ラン総数データ `total_zero`、非 0 係数個数データ `TotalCoeff`、最後連続個数データ `TrailingOnes`、符号データ `trailing_ones_sing_flag` を生成する。

#### 【0035】



ここで、レベルデータ `level` は、 $4 \times 4$  ブロックデータ内の個々の変換係数（0, 1 以外の変換係数）の値を示し、図6の場合には、「-3」, 「+8」, 「+11」, 「-4」, 「+23」である。

ランデータ `run_before` は、 $4 \times 4$  ブロックデータ内の非0係数の前の連続する0係数（値が0の変換係数）の数を示し、図6の場合には、「1」, 「2」, 「0」, 「2」, 「0」, 「0」である。

ラン総数データ `total_zero` は、 $4 \times 4$  ブロックデータ内の最後の非0係数以前の0係数の数を示す。図6の場合には、「5」である。

非0係数個数データ `TotalCoeff` は、 $4 \times 4$  ブロックデータ内の非0係数の数を示す。図6の場合には「7」である。

最後連続個数データ `TrailingOnes` は、 $4 \times 4$  ブロックデータ内の最後に連続する絶対値1の変換係数の数を示す。図6の場合には「2」である。

符号データ `trailing_ones_sing_flag` は、 $4 \times 4$  ブロックデータ内の最後に連続する絶対値1の変換係数の符号を示す。図6の場合には「-」, 「+」である。

#### 【0036】

ラン・レベル計算回路53は、ランデータ `run_before` およびラン総数データ `total_zero` を、ラン符号化回路56に出力する。

ラン・レベル計算回路53は、レベルデータ `level` をレベル符号化回路55に出力する。

ラン・レベル計算回路53は、非0係数個数データ `TotalCoeff`、最後連続個数データ `TrailingOnes`、並びに符号データ `trailing_ones_sing_flag` を2次元可逆符号化回路54に出力する。

#### 【0037】

ラン・レベル計算回路53は、直交変換サイズ決定回路45から入力した直交変換サイズ信号 `TRSIZE` が  $8 \times 8$  を示す場合に、サブブロック生成回路52から入力した  $4 \times 4$  のサブブロックデータ `SB1`, `SB2`, `SB3`, `SB4` の各々について、上述した  $4 \times 4$  の場合と同様の処理を行って、レベルデータ `level`、ランデータ `run_before`、ラン総数データ `total_zero`、非0係数個数データ `TotalCoeff`、最後連続個数データ `TrailingOnes`、符号データ `trailing_ones_sing_flag` を生成する。

#### 【0038】

2次元可逆符号化回路54は、非0係数個数データ `TotalCoeff`、最後連続個数データ `TrailingOnes`、並びに符号データ `trailing_ones_sing_flag` を可変長符号化する。

以下、2次元可逆符号化回路54による非0係数個数データ `TotalCoeff` および最後連続個数データ `TrailingOnes` の符号化方法を説明する。

まず、直交変換サイズ信号 `TRSIZE` が  $4 \times 4$  を示す場合を説明する。

2次元可逆符号化回路54は、直交変換サイズ決定回路45から入力した直交変換サイズ信号 `TRSIZE` が  $4 \times 4$  を示す場合に、処理対象の  $4 \times 4$  のブロックデータの周囲の  $4 \times 4$  のブロックデータの変換係数のうち0, 1（あるいは0）以外の変換係数の数を基に、下記の総変換表データ `TRNa` を基に、当該ブロックデータの非0係数個数データ `TotalCoeff` および最後連続個数データ `TrailingOnes` の符号化コードを生成（取得）する。

#### 【0039】

【表 1】

総変換表データ TRNa

| TrailingOnes | TotalCoeff | 0 ≤ nC < 2<br>TRNa1 | 2 ≤ nC < 4<br>TRNa2 | 4 ≤ nC < 8<br>TRNa3 | 8 ≤ nC<br>TRNa4 | nC == -1<br>TRNa5 |
|--------------|------------|---------------------|---------------------|---------------------|-----------------|-------------------|
| 0            | 0          | 1                   | 11                  | 1111                | 0000 11         | 01                |
| 0            | 1          | 0001 01             | 0010 11             | 0011 11             | 0000 00         | 0001 11           |
| 0            | 1          | 01                  | 10                  | 1110                | 0000 01         | 1                 |
| 0            | 2          | 0000 0111           | 0001 11             | 0010 11             | 0001 00         | 0001 00           |
| 1            | 2          | 0001 00             | 0011 1              | 0111 1              | 0001 01         | 0001 10           |
| 2            | 2          | 001                 | 011                 | 1101                | 0001 10         | 001               |
| 0            | 3          | 0000 0011 1         | 0000 111            | 0010 00             | 0010 00         | 0000 11           |
| 1            | 3          | 0000 0110           | 0010 10             | 0110 0              | 0010 01         | 0000 011          |
| 2            | 3          | 0000 101            | 0010 01             | 0111 0              | 0010 10         | 0000 010          |
| 3            | 3          | 0001 1              | 0101                | 1100                | 0010 11         | 0001 01           |
| 0            | 4          | 0000 0001 11        | 0000 0111           | 0001 111            | 0011 00         | 0000 10           |
| 1            | 4          | 0000 0011 0         | 0001 10             | 0101 0              | 0011 01         | 0000 0011         |
| 2            | 4          | 0000 0101           | 0001 01             | 0101 1              | 0011 10         | 0000 0010         |
| 3            | 4          | 0000 11             | 0100                | 1011                | 0011 11         | 0000 0000         |
| 0            | 5          | 0000 0000 111       | 0000 0100           | 0001 011            | 0100 00         | -                 |
| 1            | 5          | 0000 0001 10        | 0000 110            | 0100 0              | 0100 01         | -                 |
| 2            | 5          | 0000 0010 1         | 0000 101            | 0100 1              | 0100 10         | -                 |
| 3            | 5          | 0000 100            | 0011 0              | 1010                | 0100 11         | -                 |
| 0            | 6          | 0000 0000 0111 1    | 0000 0011 1         | 0001 001            | 0101 00         | -                 |
| 1            | 6          | 0000 0000 110       | 0000 0110           | 0011 10             | 0101 01         | -                 |
| 2            | 6          | 0000 0001 01        | 0000 0101           | 0011 01             | 0101 10         | -                 |
| 3            | 6          | 0000 0100           | 0010 00             | 1001                | 0101 11         | -                 |
| 0            | 7          | 0000 0000 0101 1    | 0000 0001 111       | 0001 000            | 0110 00         | -                 |
| 1            | 7          | 0000 0000 0111 0    | 0000 0011 0         | 0010 10             | 0110 01         | -                 |
| 2            | 7          | 0000 0000 101       | 0000 0010 1         | 0010 01             | 0110 10         | -                 |
| 3            | 7          | 0000 0010 0         | 0001 00             | 1000                | 0110 11         | -                 |
| 0            | 8          | 0000 0000 0100 0    | 0000 0001 011       | 0000 1111           | 0111 00         | -                 |
| 1            | 8          | 0000 0000 0101 0    | 0000 0001 110       | 0001 110            | 0111 01         | -                 |
| 2            | 8          | 0000 0000 0110 1    | 0000 0001 101       | 0001 101            | 0111 10         | -                 |
| 3            | 8          | 0000 0001 00        | 0000 100            | 0110 1              | 0111 11         | -                 |
| 0            | 9          | 0000 0000 0011 11   | 0000 0000 1111      | 0000 1011           | 1000 00         | -                 |
| 1            | 9          | 0000 0000 0011 10   | 0000 0001 010       | 0000 1110           | 1000 01         | -                 |
| 2            | 9          | 0000 0000 0100 1    | 0000 0001 001       | 0001 010            | 1000 10         | -                 |
| 3            | 9          | 0000 0000 100       | 0000 0010 0         | 0011 00             | 1000 11         | -                 |
| 0            | 10         | 0000 0000 0010 11   | 0000 0000 1011      | 0000 0111 1         | 1001 00         | -                 |
| 1            | 10         | 0000 0000 0010 10   | 0000 0000 1110      | 0000 1010           | 1001 01         | -                 |
| 2            | 10         | 0000 0000 0011 01   | 0000 0000 1101      | 0000 1101           | 1001 10         | -                 |
| 3            | 10         | 0000 0000 0110 0    | 0000 0001 100       | 0001 100            | 1001 11         | -                 |
| 0            | 11         | 0000 0000 0001 111  | 0000 0000 1000      | 0000 0101           | 1010 00         | -                 |
| 1            | 11         | 0000 0000 0001 110  | 0000 0000 1010      | 0000 0111 0         | 1010 01         | -                 |
| 2            | 11         | 0000 0000 0010 01   | 0000 0000 1001      | 0000 1001           | 1010 10         | -                 |
| 3            | 11         | 0000 0000 0011 00   | 0000 0001 000       | 0000 1100           | 1010 11         | -                 |
| 0            | 12         | 0000 0000 0001 010  | 0000 0000 0111 0    | 0000 0101 0         | 1011 01         | -                 |
| 1            | 12         | 0000 0000 0001 101  | 0000 0000 0110 1    | 0000 0110 1         | 1011 10         | -                 |
| 2            | 12         | 0000 0000 0010 00   | 0000 0000 1100      | 0000 1000           | 1011 11         | -                 |
| 3            | 12         | 0000 0000 0000 1111 | 0000 0000 0101 1    | 0000 0011 01        | 1100 00         | -                 |
| 0            | 13         | 0000 0000 0000 001  | 0000 0000 0101 0    | 0000 0011 1         | 1100 01         | -                 |
| 1            | 13         | 0000 0000 0001 001  | 0000 0000 0100 1    | 0000 0100 1         | 1100 10         | -                 |
| 2            | 13         | 0000 0000 0001 100  | 0000 0000 0110 0    | 0000 0110 0         | 1100 11         | -                 |
| 3            | 13         | 0000 0000 0001 101  | 0000 0000 0110 1    | 0000 0110 1         | 1100 11         | -                 |
| 0            | 14         | 0000 0000 0000 1011 | 0000 0000 0011 1    | 0000 0010 01        | 1101 00         | -                 |
| 1            | 14         | 0000 0000 0000 1110 | 0000 0000 0010 11   | 0000 0011 00        | 1101 01         | -                 |
| 2            | 14         | 0000 0000 0000 1101 | 0000 0000 0011 0    | 0000 0010 11        | 1101 10         | -                 |
| 3            | 14         | 0000 0000 0001 000  | 0000 0000 0100 0    | 0000 0010 10        | 1101 11         | -                 |
| 0            | 15         | 0000 0000 0000 0111 | 0000 0000 0010 01   | 0000 0001 01        | 1110 00         | -                 |
| 1            | 15         | 0000 0000 0000 1010 | 0000 0000 0010 00   | 0000 0010 00        | 1110 01         | -                 |
| 2            | 15         | 0000 0000 0000 1001 | 0000 0000 0010 10   | 0000 0001 11        | 1110 10         | -                 |
| 3            | 15         | 0000 0000 0000 1100 | 0000 0000 0000 1    | 0000 0001 10        | 1110 11         | -                 |
| 0            | 16         | 0000 0000 0000 0100 | 0000 0000 0001 11   | 0000 0000 01        | 1111 00         | -                 |
| 1            | 16         | 0000 0000 0000 0110 | 0000 0000 0001 10   | 0000 0001 00        | 1111 01         | -                 |
| 2            | 16         | 0000 0000 0000 0101 | 0000 0000 0001 01   | 0000 0000 11        | 1111 10         | -                 |
| 3            | 16         | 0000 0000 0000 1000 | 0000 0000 0001 00   | 0000 0000 10        | 1111 11         | -                 |

【0040】

上記表 1 に示す総変換表データ TRNa は、5 つの変換表データ TRNa 1, 2, 3, 4, 5 を規定している。

変換表データTRNa1, 2, 3, 4は、以下の特性を有している。

変換表データTRNa1, 2, 3, 4の各々は、非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneの組について、その符号化コードを規定している。

ここで、変換表データTRNa1, 2, 3, 4は、0を示す非0係数個数データTotalCoeffのビット長が相互に異なり、0を示す非0係数個数データTotalCoeffのビット長が短くなるに従って、符号化コードの最大ビット長が長くなるように規定されている。

ところで、非0係数個数データTotalCoeffは、4x4のブロックデータが複雑な画像領域に位置する場合に、0になる可能性は殆どなく、その値が0~15の広い範囲に分散するという特性がある。

また、非0係数個数データTotalCoeffは、4x4のブロックデータが変化が少ない平坦な画像領域に位置する場合に、0となる可能性が高く、高い値を示すことは殆どないという特性がある。

従って、上述したように変換表データTRNa1, 2, 3, 4を規定することで、複雑な画像領域の4x4ブロックデータについては、0を示す非0係数個数データTotalCoeffに割り当てる符号化コードのビット長は長い、符号化コードの最大ビット長が短い変換表データを選択することで、全体の符号化効率を高める。

一方、平坦な画像領域の4x4ブロックデータについては、最大ビット長は長い、0を示す非0係数個数データTotalCoeffに割り当てる符号化コードが短い変換表データを選択することで、全体の符号化効率を高める。

#### 【0041】

また、最後連続個数データTrailingOneが異なり非0係数個数データTotalCoeffが同じ複数の組に対して、最後連続個数データTrailingOneが大きくなるに従って、符号化コードのビット長が同じあるいは長くなるように規定している。

#### 【0042】

2次元可逆符号化回路54は、図7に示すように、処理対象の4x4ブロックデータCに対して表示位置が左に隣接している4x4ブロックデータAの0, 1 (あるいは0) 以外の変換係数の数をnAとし、処理対象の4x4ブロックデータCに対して表示位置が上に隣接している4x4ブロックデータAの0, 1 (あるいは0) 以外の変換係数の数をnBとする。

そして、2次元可逆符号化回路54は、「 $nC = (nA + nB + 1) \gg 1$ 」により、指標データnCを生成する。

「 $\gg 1$ 」は「1」右シフトすることを意味している。

2次元可逆符号化回路54は、指標データnCを基に、表1に示す総変換表データTRNaが規定する4つの変換表データTRNa1, 2, 3, 4, 5のうち一つを選択する。

2次元可逆符号化回路54は、例えば、nA=2, nB=3の場合、 $nC = (2+3+1) \gg 1 = 3$ となり、変換表データTRNa2を選択する。

2次元可逆符号化回路54は、色差信号のDC値の符号化に、変換表データTRNa5を用いる。

そして、2次元可逆符号化回路54は、上記4x4のブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneの符号化コードを、上記選択した変換表データTRNa1, 2, 3, 4, 5を用いて取得し、これを多重化回路57に出力する。

#### 【0043】

次に、直交変換サイズ信号TRSIZEが8x8を示す場合を説明する。

上述したサブブロック生成回路52が生成した4つのサブブロックデータSB1, SB2, SB3, SB4は、図8に示すように表現できる。

図8において、矩形の左上が低周波成分、右下が高周波成分である。

従って、サブブロックデータ SB1 には比較的高い頻度で非 0 係数が存在し、逆にサブブロックデータ SB4 には殆どの係数が 0 となる確率が高くなる。

そのため、サブブロックデータ SB4 は値 0 (小さい値) に短い符号長の符号コードを割り当て、逆にサブブロックデータ SB1 には大きい値に短い符号長の符号コードを割り当てた方が符号化効率がよい。

ここで、直交変換サイズ信号 TRSIZE が  $8 \times 8$  を示す場合には、以下に示す (方式 1) ~ (方式 4) の何れかを基に指標データ nC を生成する。

なお、指標データ nC の生成方法は、復号装置 3 においても同じにする。

#### 【0044】

##### (方式 1)

2次元可逆符号化回路 54 は、図 9 に示す  $8 \times 8$  ブロックデータ C が処理対象であるとする、サブブロックデータ SB1 の指標データ nC は「8」、サブブロックデータ SB2, B3 の指標データ nC は「4」、サブブロックデータ SB4 の指標データ nC は「0」とする。

これにより、2次元可逆符号化回路 54 は、サブブロックデータ SB1 の符号化に表 1 に示す変換表データ TRNa4 を用い、サブブロックデータ SB2, B3 の符号化に変換表データ TRNa3 を用い、サブブロックデータ SB4 の符号化に変換表データ TRNa1 を用いる。

#### 【0045】

##### (方式 2)

2次元可逆符号化回路 54 は、図 9 に示す  $8 \times 8$  ブロックデータ C が処理対象であるとする、サブブロックデータ SB1 の指標データ nC は「8」、サブブロックデータ SB2, B3 の指標データ nC は「2」、サブブロックデータ SB4 の指標データ nC は「0」とする。

これにより、2次元可逆符号化回路 54 は、サブブロックデータ SB1 の符号化に表 1 に示す変換表データ TRNa4 を用い、サブブロックデータ SB2, B3 の符号化に変換表データ TRNa2 を用い、サブブロックデータ SB4 の符号化に変換表データ TRNa1 を用いる。

#### 【0046】

##### (方式 3)

2次元可逆符号化回路 54 は、図 9 に示す  $8 \times 8$  ブロックデータ C が処理対象であるとする、サブブロックデータ SB1 の指標データ nC は「4」、サブブロックデータ SB2, B3 の指標データ nC は「2」、サブブロックデータ SB4 の指標データ nC は「0」とする。

これにより、2次元可逆符号化回路 54 は、サブブロックデータ SB1 の符号化に表 1 に示す変換表データ TRNa3 を用い、サブブロックデータ SB2, B3 の符号化に変換表データ TRNa2 を用い、サブブロックデータ SB4 の符号化に変換表データ TRNa1 を用いる。

#### 【0047】

##### (方式 4)

2次元可逆符号化回路 54 は、図 9 に示すように処理対象のブロックデータ C に左および上で隣接するブロックデータ A, B が  $8 \times 8$  で直交変換されたものである場合に、ブロックデータ C のサブブロックデータ SB1, SB2, SB3, SB4 の指標データ nC を、ブロックデータ A, B の同じ位置のサブブロックデータ SB1, SB2, SB3, SB4 の nA, nB を用いて生成する。

例えば、2次元可逆符号化回路 54 は、ブロックデータ A のサブブロックデータ SB1 の nA と、ブロックデータ B のサブブロックデータ SB1 の nB とを用いて、「 $nC = (nA + nB + 1) \gg 1$ 」により、ブロックデータ C のサブブロックデータ SB1 の指標データ nC を生成する。

また、2次元可逆符号化回路 54 は、ブロックデータ A, B の一方が  $8 \times 8$  の直交変換

で、他方が  $4 \times 4$  直交変換である場合、例えば、 $8 \times 8$  直交変換の同じ位置のサブブロックデータ SB1, SB2, SB3, SB4 の 0, 1 (あるいは 0) 以外の係数の数を指標データ nC とする。

例えば、2次元可逆符号化回路 54 は、ブロックデータ A が  $8 \times 8$ 、ブロックデータ B が  $4 \times 4$  である場合、ブロックデータ A の 0, 1 (あるいは 0) 以外の係数の数 nA が、ブロックデータ C のサブブロックデータ SB1 の指標データ nC とする。

また、2次元可逆符号化回路 54 は、ブロックデータ A および B の双方が  $4 \times 4$  である場合、ブロックデータ C の各サブブロックデータ SB1, SB2, SB3, SB4 と同じ位置のブロックデータ A, B のサブブロックデータ SB1, SB2, SB3, SB4 の nA, nB を用いて、「 $nC = (nA + nB + 1) >> 1$ 」により、ブロックデータ C のサブブロックデータ SB1, SB2, SB3, SB4 の指標データ nC を生成する。

なお、上述した指標データ nC の生成方法は一例であり、ブロックデータ A, B のサブブロックデータ SB1, SB2, SB3, SB4 の nA, nB を用いて、ブロックデータ C のサブブロックデータ SB1, SB2, SB3, SB4 の指標データ nC を生成するものであれば特に限定されない。

2次元可逆符号化回路 54 は、ブロックデータ C のサブブロックデータ SB1, B2, B3, B4 を、それに対応した上記指標データ nC を基に選択した変換表データ TRNa1~5 を用いて変換する。

#### 【0048】

なお、2次元可逆符号化回路 54 は、上記方式 4 において、ブロックデータ A および B の双方が  $4 \times 4$  である場合、ブロックデータ C の各サブブロックデータ SB1, SB2, SB3, SB4 を、(方式 1)、(方式 2)、(方式 3) のいずれかのように、そのサブブロックデータ SB1, SB2, SB3, SB4 の位置に応じて指標データ nC を決定してもよい。

#### 【0049】

上述したように、2次元可逆符号化回路 54 は、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 TRSIZE が  $8 \times 8$  を示す場合に、処理対象の  $8 \times 8$  のブロックデータからサブブロック生成回路 52 が生成した 4 つのサブブロックデータ SB1, SB2, SB3, SB4 の各々について指標データ nC を決定あるいは生成する。

そして、2次元可逆符号化回路 54 は、上記決定あるいは生成した指標データ nC を基に、表 1 に示す変換表データ TRNa1~5 のなかから 1 つを選択する。

そして、2次元可逆符号化回路 54 は、処理対象のブロックデータの非 0 係数個数データ TotalCoeff および最後連続個数データ TrailingOnes の符号化コードを、上記選択した変換表データ TRNa1~5 を用いて取得する。

#### 【0050】

以下、図 3 に示す可逆符号化回路 27 において、画像データ S26 の各ブロックデータから得られた非 0 係数個数データ TotalCoeff および最後連続個数データ TrailingOnes の符号化コードを決定する動作例を説明する。

図 10 は、当該動作例を説明するためのフローチャートである。

以下、図 10 に示す各ステップを説明する。

ステップ ST11:

図 3 に示す可逆符号化回路 27 は、図 2 に示す直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 TRSIZE が  $4 \times 4$  を示す場合には、ステップ ST12 に進み、その後、ステップ ST12~ST16 の処理を行う。

一方、可逆符号化回路 27 は、直交変換サイズ信号 TRSIZE が  $4 \times 4$  を示す場合には、ステップ ST12 に進み、その後、ステップ ST12~ST16 の処理を行う。

#### 【0051】

ステップ ST12:

スキャン変換回路 51 は、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 TRSIZE が  $4 \times 4$  を示す場合に、フレーム符号化では図 4 (a) に示す番号順、フ

ィールド符号化では図4(b)に示す番号順に、画像データS26を構成する4x4ブロックデータ内の16個の変換係数をスキャンし、スキャン順にサブブロック生成回路52に出力する。

サブブロック生成回路52は、スキャン変換回路51から入力した変換係数をそのままラン・レベル計算回路53に出力する。

ステップST13:

ラン・レベル計算回路53は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが4x4を示す場合に、サブブロック生成回路52から順に入力した16個の変換係数列のレベルデータlevel、ランデータrun\_before、ラン総数データtotal\_zero、非0係数個数データTotalCoeff、最後連続個数データTrailingOnes、符号データtrailing\_ones\_sing\_flagを生成する。

ラン・レベル計算回路53は、非0係数個数データTotalCoeffと最後連続個数データTrailingOnesとを2次元可逆符号化回路54に出力する。

【0052】

ステップST14:

2次元可逆符号化回路54は、図7に示すように、処理対象の4x4ブロックデータCに対して表示位置が左に隣接している4x4ブロックデータAの0, 1(あるいは0)以外の変換係数の数をnAとし、処理対象の4x4ブロックデータCに対して表示位置が上に隣接している4x4ブロックデータAの0, 1(あるいは0)以外の変換係数の数をnBとする。

そして、2次元可逆符号化回路54は、「 $nC = (nA + nB + 1) >> 1$ 」により、指標データnCを生成する。

ステップST15:

2次元可逆符号化回路54は、ステップST14で生成した指標データnCを基に、表1に示す変換表データTRNa1~5のうち一つを選択する。

ステップST16:

2次元可逆符号化回路54は、ステップST13で入力した上記4x4のブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesの符号化コードを、ステップST15で選択した変換表データTRNa1, 2, 3, 4, 5を用いて取得し、これを多重化回路57に出力する。

【0053】

ステップST17:

スキャン変換回路51は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが8x8を示す場合に、図5に示す番号順に、画像データS26を構成する8x8ブロックデータ内の64個の変換係数データをスキャンし、スキャン順にサブブロック生成回路52に出力する。

【0054】

ステップST18:

サブブロック生成回路52は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが8x8を示す場合に、スキャン変換回路51から順に入力した4x4ブロックデータを構成する16個の変換係数を順にラン・レベル計算回路53に出力する。

サブブロック生成回路52は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが8x8を示す場合に、スキャン変換回路51から入力した8x8ブロックデータを構成する64個の変換係数のうち、1~16番目に入力した変換係数を4x4のサブブロックデータSB1の構成要素とし、17~32番目に入力した変換係数を4x4のサブブロックデータSB2の構成要素とし、33~48番目に入力した変換係数を4x4のサブブロックデータSB3の構成要素とし、49~64番目に入力した変換係数を4x4のサブブロックデータSB4の構成要素とし、これらをラン・レベル計算回路

53に出力する。

【0055】

ステップST19:

ラン・レベル計算回路53は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが8x8を示す場合に、サブブロック生成回路52から入力した4x4のサブブロックデータSB1, SB2, SB3, SB4の各々について、上述した4x4の場合と同様の処理を行って、レベルデータlevel、ランデータrun\_before、ラン総数データtotal\_zero、非0係数個数データTotalCoeff、最後連続個数データTrailingOnes、符号データtrailing\_ones\_sing\_flagを生成する。

ラン・レベル計算回路53は、非0係数個数データTotalCoeffと最後連続個数データTrailingOnesとを2次元可逆符号化回路54に出力する。

【0056】

ステップST20:

2次元可逆符号化回路54は、符号化対象の8x8ブロックデータを構成する各サブブロックデータSB1, SB2, SB3, SB4について、前述した(方式1)~(方式5)のいずれか一つに従って、その指標データnCを決定あるいは生成する。

ステップST21:

2次元可逆符号化回路54は、ステップST20で決定あるいは生成した指標データnCを基に、表1に示す変換表データTRNa1~5のうち一つを選択する。

ステップST22:

2次元可逆符号化回路54は、ステップST19で入力した各サブブロックデータSB1, SB2, SB3, SB4の非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesの符号化コードを、ステップST21で選択した変換表データTRNa1, 2, 3, 4, 5を用いて取得し、これを多重化回路57に出力する。

【0057】

以下、レベル符号化回路55について説明する。

レベル符号化回路55は、ラン・レベル計算回路53から入力したレベルデータlevelを可変長符号化する。

具体的には、レベル符号化回路55は、レベルデータlevelから、level\_prefix, level\_suffixと呼ばれるパラメータを抽出する。

そして、レベル符号化回路55は、パラメータlevel\_prefixを、下記表2に示す変換表データTRNbを基に可変長符号化する。

【0058】

【表 2】

変換表データ TRNb

| level_prefix | Bit String          |
|--------------|---------------------|
| 0            | 1                   |
| 1            | 01                  |
| 2            | 001                 |
| 3            | 0001                |
| 4            | 0000 1              |
| 5            | 0000 01             |
| 6            | 0000 001            |
| 7            | 0000 0001           |
| 8            | 0000 0000 1         |
| 9            | 0000 0000 01        |
| 10           | 0000 0000 001       |
| 11           | 0000 0000 0001      |
| 12           | 0000 0000 0000 1    |
| 13           | 0000 0000 0000 01   |
| 14           | 0000 0000 0000 001  |
| 15           | 0000 0000 0000 0001 |

【0059】

パラメータ `level_suffix` は、`suffixLength` によって与えられるビット長で unsigned integer として符号化される。

ここで、レベルデータ `level` と、パラメータ `level_prefix`, `level_suffix` との関係は下記式 (1), (2) で規定される。

【0060】

[数 1]

$$\text{levelCode} = (\text{level\_prefix} \ll \text{suffixLength}) + \text{level\_suffix} \quad \dots (1)$$

【0061】

[数 2]

$$\begin{aligned} \text{levelCode が偶数の場合} & : \text{level} = (\text{levelCode} + 2) \gg 1 \\ \text{levelCode が偶数でない場合} & : \text{level} = (-\text{levelCode} - 1) \gg 1 \end{aligned} \quad \dots (2)$$

【0062】

レベル符号化回路 55 は、レベルデータ `level` を可変長符号化して得た符号化コードを多重化回路 57 に出力する。

【0063】

以下、ラン符号化回路 56 について説明する。

ラン符号化回路 56 は、ラン・レベル計算回路 53 から入力したランデータ `run_before` およびラン総数データ `total_zero` を以下に示すように可変長符号化する。

そして、ラン符号化回路 56 は、当該可変長符号化して得た符号化コードを多重化回路 57 に出力する。

具体的には、ラン符号化回路 56 は、直交変換サイズ信号 `TRSIZE` が  $4 \times 4$  を示し、且つ、非 0 係数個数データ `TotalCoeff` が 1 以上 7 以下の場合に、下記表 3 に示す変換表データ `TRNc` に基づいて、ラン総数データ `total_zero` を可変長符号化する。

【0064】



【表 3】

変換表データ TRN c

| total_zeros | TotalCoeff  |         |         |        |        |         |         |
|-------------|-------------|---------|---------|--------|--------|---------|---------|
|             | 1           | 2       | 3       | 4      | 5      | 6       | 7       |
| 0           | 1           | 111     | 0101    | 0001 1 | 0101   | 0000 01 | 0000 01 |
| 1           | 011         | 110     | 111     | 111    | 0100   | 0000 1  | 0000 1  |
| 2           | 010         | 101     | 110     | 0101   | 0011   | 111     | 101     |
| 3           | 0011        | 100     | 101     | 0100   | 111    | 110     | 100     |
| 4           | 0010        | 011     | 0100    | 110    | 110    | 101     | 011     |
| 5           | 0001 1      | 0101    | 0011    | 101    | 101    | 100     | 11      |
| 6           | 0001 0      | 0100    | 100     | 100    | 100    | 011     | 010     |
| 7           | 0000 11     | 0011    | 011     | 0011   | 011    | 010     | 0001    |
| 8           | 0000 10     | 0010    | 0010    | 011    | 0010   | 0001    | 001     |
| 9           | 0000 011    | 0001 1  | 0001 1  | 0010   | 0000 1 | 001     | 0000 00 |
| 10          | 0000 010    | 0001 0  | 0001 0  | 0001 0 | 0001   | 0000 00 |         |
| 11          | 0000 0011   | 0000 11 | 0000 01 | 0000 1 | 0000 0 |         |         |
| 12          | 0000 0010   | 0000 10 | 0000 1  | 0000 0 |        |         |         |
| 13          | 0000 0001 1 | 0000 01 | 0000 00 |        |        |         |         |
| 14          | 0000 0001 0 | 0000 00 |         |        |        |         |         |
| 15          | 0000 0000 1 |         |         |        |        |         |         |

【0065】

また、ラン符号化回路56は、直交変換サイズ信号 TRSIZE が 4 x 4 を示し、且つ、非0係数個数データ TotalCoeff が 8 以上 15 以下の場合に、下記表4に示す変換表データ TRNd に基づいて、ラン総数データ total\_zero を可変長符号化する。

【0066】

【表 4】

変換表データ TRN d

| total_zeros | TotalCoeff |         |        |      |      |     |    |    |
|-------------|------------|---------|--------|------|------|-----|----|----|
|             | 8          | 9       | 10     | 11   | 12   | 13  | 14 | 15 |
| 0           | 0000 01    | 0000 01 | 0000 1 | 0000 | 0000 | 000 | 00 | 0  |
| 1           | 0001       | 0000 00 | 0000 0 | 0001 | 0001 | 001 | 01 | 1  |
| 2           | 0000 1     | 0001    | 001    | 001  | 01   | 1   | 1  |    |
| 3           | 011        | 11      | 11     | 010  | 1    | 01  |    |    |
| 4           | 11         | 10      | 10     | 1    | 001  |     |    |    |
| 5           | 10         | 001     | 01     | 011  |      |     |    |    |
| 6           | 010        | 01      | 0001   |      |      |     |    |    |
| 7           | 001        | 0000 1  |        |      |      |     |    |    |
| 8           | 0000 00    |         |        |      |      |     |    |    |

【0067】

また、ラン符号化回路56は、符号化対象のブロックデータが、2 x 2 の色差 DC である場合に、下記表5に示す変換表データ TRNe に基づいて、ラン総数データ total\_zero を可変長符号化する。

【0068】

【表 5】

変換表データ TRN<sub>e</sub>

| total_zeros | TotalCoeff |    |   |
|-------------|------------|----|---|
|             | 1          | 2  | 3 |
| 0           | 1          | 1  | 1 |
| 1           | 01         | 01 | 0 |
| 2           | 001        | 00 |   |
| 3           | 000        |    |   |

【0069】

また、ラン符号化回路 56 は、下記表 6 に示す変換表データ TRN<sub>f</sub> に基づいて、ランデータ run\_before を可変長符号化する。

【0070】

【表 6】

変換表データ TRN<sub>f</sub>

| run_before | zerosLeft |    |    |     |     |     |             |
|------------|-----------|----|----|-----|-----|-----|-------------|
|            | 1         | 2  | 3  | 4   | 5   | 6   | >6          |
| 0          | 1         | 1  | 11 | 11  | 11  | 11  | 111         |
| 1          | 0         | 01 | 10 | 10  | 10  | 000 | 110         |
| 2          | -         | 00 | 01 | 01  | 011 | 001 | 101         |
| 3          | -         | -  | 00 | 001 | 010 | 011 | 100         |
| 4          | -         | -  | -  | 000 | 001 | 010 | 011         |
| 5          | -         | -  | -  | -   | 000 | 101 | 010         |
| 6          | -         | -  | -  | -   | -   | 100 | 001         |
| 7          | -         | -  | -  | -   | -   | -   | 0001        |
| 8          | -         | -  | -  | -   | -   | -   | 00001       |
| 9          | -         | -  | -  | -   | -   | -   | 000001      |
| 10         | -         | -  | -  | -   | -   | -   | 0000001     |
| 11         | -         | -  | -  | -   | -   | -   | 00000001    |
| 12         | -         | -  | -  | -   | -   | -   | 000000001   |
| 13         | -         | -  | -  | -   | -   | -   | 0000000001  |
| 14         | -         | -  | -  | -   | -   | -   | 00000000001 |

【0071】

ラン符号化回路 56 は、ラン総数データ total\_zero およびランデータ run\_before を可変長符号化して得た符号化コードを多重化回路 57 に出力する。

【0072】

多重化回路 57 は、2 次元可逆符号化回路 54、レベル符号化回路 55 およびラン符号

化回路 56 から入力した符号化コードを多重化したビットストリームである画像データ S27 を生成し、これをバッファメモリ 28 に書き込む。

【0073】

以下、図 2 に示す符号化装置 2 の全体動作を説明する。

入力となる画像信号は、まず、A/D 変換回路 22 においてデジタル信号に変換される。

次に、出力となる画像圧縮情報の GOP 構造に応じ、画面並べ替え回路 23 においてフレーム画像データの並べ替えが行われ、それによって得られた原画像データ S23 が演算回路 24、動き予測・補償回路 42 およびイントラ予測回路 41 に出力される。

次に、演算回路 24 が、画面並べ替え回路 23 からの原画像データ S23 と選択回路 44 からの予測画像データ P I との差分を検出し、その差分を示す画像データ S24 を直交変換回路 25 に出力する。

【0074】

次に、直交変換回路 25 が、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 T R S I Z E が示すブロックサイズに基づいて、画像データ S24 に離散コサイン変換やカルネン・レーベ変換等の直交変換を施して画像データ (DCT 係数) S25 を生成し、これを量子化回路 26 に出力する。

次に、量子化回路 26 が、直交変換サイズ決定回路 45 から入力した直交変換サイズ信号 T R S I Z E が示すブロックサイズに基づいて、画像データ S25 を量子化し、画像データ (量子化された DCT 係数) S26 を可逆符号化回路 27 および逆量子化回路 29 に出力する。

次に、可逆符号化回路 27 が、前述したように、画像データ S26 に可変長符号化を施して画像データ S27 を生成し、これをバッファメモリ 28 に蓄積する。

また、レート制御回路 32 が、バッファメモリ 28 から読み出した画像データを基に、量子化回路 26 における量子化レートを制御する。

【0075】

また、逆量子化回路 29 が、量子化回路 26 から入力した画像データ S26 を逆量子化して逆直交変換回路 30 に出力する。

そして、逆直交変換回路 30 が、直交変換回路 25 の逆変換処理を行って生成した画像データを加算回路 33 に出力する。

加算回路 33 において、逆直交変換回路 30 からの画像データと選択回路 44 からの予測画像データ P I とが加算されて参照画像データ R \_ P I C が生成され、これがフレームメモリ 31 に書き込まれる。

【0076】

また、イントラ予測回路 41 は、フレームメモリ 31 から読み出したブロックデータを 4 x 4 および 16 x 16 のブロックサイズでイントラ予測符号化し、その予測画像データを生成する。

また、動き予測・補償回路 42 は、フレームメモリ 31 から読み出したブロックデータを、16 x 16、16 x 8、8 x 16、8 x 8、8 x 4、4 x 8 のブロックサイズでインター予測符号化し、その予測画像データを生成する。

そして、イントラ予測回路 41 および動き予測・補償回路 42 の予測画像データのうち、符号化コストが最小の予測画像データが演算回路 24 に出力される。

【0077】

直交変換サイズ決定回路 45 は、演算回路 24 に出力された予測画像データの生成に用いられたブロックサイズを示す直交変換サイズ信号 T R S I Z E を直交変換回路 25、量子化回路 26 および可逆符号化回路 27 に出力する。

【0078】

以上説明したように、符号化装置 2 によれば、図 3 に示す可逆符号化回路 27 において、4 x 4 で直交変換された変換係数を符号化するために用いる表 1 に示す総変換表データ T R N a を用いて、8 x 8 で直交変換された変換係数の非 0 係数個数データ T o t a l C

oeff および最後連続個数データ *Trailing One* を符号化できる。

また、符号化装置 2 によれば、可逆符号化回路 27 において、サブブロックデータ *SB1*, *SB2*, *SB3*, *SB4* の符号化に用いる変換表データ *TRNa1*, *a2*, *a3*, *a4* のを、(方式 1) ~ (方式 4) により選択するため、高い符号化効率を実現できる。

#### 【0079】

##### <復号装置 3>

以下、図 1 に示す復号装置 3 について説明する。

図 11 は、図 1 に示す復号装置 3 の構成図である。

図 11 に示すように、復号装置 3 は、例えば、バッファメモリ 81、可逆復号回路 82、逆量子化回路 83、逆直交変換回路 84、加算回路 85、フレームメモリ 86、画像並べ替えバッファ 87、D/A 変換回路 88、イントラ予測回路 89、並びに動き予測・補償回路 90 を有する。

#### 【0080】

バッファメモリ 81 は、符号化装置 2 から受信 (入力) したビットストリームである画像データ *S2* を記憶する。

可逆復号回路 82 は、バッファメモリ 81 から読み出した画像データ *S2* を、図 2 に示す可逆符号化回路 27 による可逆符号化に対した方法で復号して画像データ *S82* を生成する。

可逆復号回路 82 は、画像データ *S2* に多重化された直交変換サイズ信号 *TRSIZE* を分離および復号して逆量子化回路 83 および逆直交変換回路 84 に出力する。

可逆復号回路 82 について後に詳細に説明する。

#### 【0081】

逆量子化回路 83 は、可逆復号回路 82 から入力した直交変換サイズ信号 *TRSIZE* を基に、可逆復号回路 82 から入力した可逆復号後の画像データ *S82* を、図 2 に示す量子化回路 26 に対応した逆量子化方法で逆量子化して画像データ *S83* を生成し、これを逆直交変換回路 84 に出力する。

逆直交変換回路 84 は、可逆復号回路 82 から入力した直交変換サイズ信号 *TRSIZE* を基に、逆量子化回路 83 から入力した画像データ *S83* を、図 2 に示す直交変換回路 25 の直交変換に対応した直交逆変換を行って画像データ *S84* を生成し、これを加算回路 85 に出力する。

加算回路 85 は、イントラ予測回路 89 あるいは動き予測・補償回路 90 から入力した予測画像と、逆直交変換回路 84 から入力した画像データ *S84* とを加算して画像データ *S85* を生成し、これをフレームメモリ 86 および画像並べ替えバッファ 87 に出力する。

画像並べ替えバッファ 87 は、加算回路 85 から入力した画像データ *S85* をピクチャ単位で表示順に並べ替えて D/A 変換回路 88 に読み出すために用いられる。

D/A 変換回路 88 は、画像並べ替えバッファ 87 から読み出した画像データを D/A 変換してアナログの画像信号を生成する。

#### 【0082】

イントラ予測回路 89 は、フレームメモリ 86 から読み出した画像データ *S85* 内の復号対象のブロックデータがイントラ予測符号化されたものである場合に、当該ブロックデータをイントラ方式で復号して予測画像データを生成し、これを加算回路 85 に出力する。

動き予測・補償回路 90 は、フレームメモリ 86 から読み出した画像データ *S85* 内の復号対象のブロックデータがインター予測符号化されたものである場合に、当該ブロックデータをインター方式で復号して予測画像データを生成し、これを加算回路 85 に出力する。

#### 【0083】

以下、図 11 に示す可逆復号回路 82 を説明する。

図 12 は、図 11 に示す可逆復号回路 82 の構成図である。

図12に示すように、可逆復号回路82は、例えば、分離回路110、2次元可逆復号回路111、レベル復号回路112、ラン復号回路113、変換係数復元回路114、ブロック復元回路115、並びにスキャン変換回路116を有する。

本実施形態において、次元可逆復号回路111、レベル復号回路112、ラン復号回路113、変換係数復元回路114、ブロック復元回路115、並びにスキャン変換回路116の処理は、分離回路110から分離された直交変換サイズ信号TRSIZEを用いて行われる。

#### 【0084】

分離回路110は、符号化された画像データS2から、ランデータrun\_beforeおよびラン総数データtotal\_zeroの符号化コードを分離（抽出）し、これをラン復号回路113に出力する。

また、分離回路110は、画像データS2から、レベルデータlevelの符号化コードを分離し、これをレベル復号回路112に出力する。

また、分離回路110は、画像データS2から、非0係数個数データTotalCoeff、最後連続個数データTrailingOnes、並びに符号データtrailing\_ones\_sing\_flagの符号化コードを分離し、これを2次元可逆復号回路111に出力する。

また、分離回路110は、画像データS2から直交変換サイズ信号TRSIZEを分離し、これらを図12に示す2次元可逆復号回路111、レベル復号回路112、ラン復号回路113、変換係数復元回路114、ブロック復元回路115、スキャン変換回路116、並びに図11に示す逆量子化回路83および逆直交変換回路84に出力する。

#### 【0085】

2次元可逆復号回路111は、前述した図3に示す2次元可逆符号化回路54と同様の手法で、直交変換サイズ信号TRSIZE等を用いて、前述した表1に示す総変換表データTRN内の変換表データTRNa1～5のうち一つを選択する。

そして、2次元可逆復号回路111は、選択した変換表データTRNa1～5を用いて、分離回路110から入力した符号化コードを復号して、非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesを取得し、これを変換係数復元回路114に出力する。

また、2次元可逆復号回路111は、分離回路110から分離した符号化コードを復号し、符号データtrailing\_ones\_sing\_flagを取得し、これを変換係数復元回路114に出力する。

#### 【0086】

レベル復号回路112は、図3に示すレベル符号化回路55の可変長符号化に対応した復号を前述した表2に示す変換表データTRNbを用いて行い、分離回路110からにした符号化コードに対応したレベルデータlevelを取得し、これを変換係数復元回路114に出力する。

#### 【0087】

ラン復号回路113は、図3に示すラン符号化回路56の可変長符号化に対応した復号を前述した表3、表4、表5および表6に示す変換表データTRNc、TRNd、TRNe、TRNfを用いて行い、分離回路110から符号化コードに対応したランデータrun\_beforeおよびラン総数データtotal\_zeroを取得し、これを変換係数復元回路114に出力する。

#### 【0088】

変換係数復元回路114は、2次元可逆復号回路111から入力した非0係数個数データTotalCoeff、最後連続個数データTrailingOnesおよび符号データtrailing\_ones\_sing\_flagと、レベル復号回路112から入力したレベルデータlevelと、ラン復号回路113から入力したランデータrun\_beforeおよびラン総数データtotal\_zeroとを基に、図3に示すラン・レベル計算回路53の処理と逆の処理により、変換係数を生成し、これをブロック復元回路1

15に出力する。

【0089】

ブロック復元回路115は、直交変換サイズ信号TRSIZEが4x4を示す場合には、変換係数復元回路114から入力した4x4分の変換係数を記憶する。

ブロック復元回路115は、直交変換サイズ信号TRSIZEが8x8を示す場合には、変換係数復元回路114から入力した8x8分の変換係数を記憶する。

【0090】

スキャン変換回路116は、直交変換サイズ信号TRSIZEが4x4を示す場合に、変換係数復元回路114に記憶された4x4分の変換係数を、図11に示す逆量子化回路83で逆量子化するのに適した順序で読み出して画像データS82として逆量子化回路83に出力する。

また、スキャン変換回路116は、直交変換サイズ信号TRSIZEが8x8を示す場合に、変換係数復元回路114に記憶された8x8分の変換係数を、図5に示すスキャン順、並びに図8に示すサブブロックデータSB1, SB2, SB3, SB4の配置を考慮して、図11に示す逆量子化回路83で逆量子化するのに適した順序で読み出して画像データS82として逆量子化回路83に出力する。

【0091】

復号装置3によれば、上述した符号化装置2によって符号化された非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneの符号化コードを復元できる。

【0092】

本発明は上述した実施形態には限定されない。

例えば、上述した実施形態では、非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneを符号化する対応関係データとして、表1に示す総変換表データTRNaを例示したが、変換表データTRNa1, 2, 3, 4は、0を示す非0係数個数データTotalCoeffのビット長が相互に異なり、0を示す非0係数個数データTotalCoeffのビット長が短くなるに従って、符号化コードの最大ビット長が長くなるように規定されればその他の変換表データを用いてもよい。

【0093】

また、上述した符号化装置2では、図10等に示す符号化処理を、図3に示す可逆符号化回路27の構成回路によって実現した場合を例示したが、これらの処理の全部または一部をプログラムの記述に従ってCPU(Central Processing Unit)などが実行してもよい。

また、上述した復号装置3では、復号処理を、図11に示す可逆復号回路82の構成回路によって実現した場合を例示したが、これらの処理の全部または一部をプログラムの記述に従ってCPUなどが実行してもよい。

【産業上の利用可能性】

【0094】

本発明は、直交変換の変換係数を符号化する符号化システム等に適用可能である。

【図面の簡単な説明】

【0095】

【図1】図1は、本発明は、本発明の第1実施形態の通信システムの構成図である。

【図2】図2は、図1に示す符号化装置の機能ブロック図である。

【図3】図3は、図2に示す可逆符号化回路の構成図である。

【図4】図4は、図3に示すスキャン回路が4x4ブロックデータの直交変換をスキャンする順序を説明するための図である。

【図5】図5は、図3に示すスキャン回路が8x8ブロックデータの直交変換をスキャンする順序を説明するための図である。

【図6】図6は、図3に示すラン・レベル計算回路が4x4ブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOne

e を生成する手法を説明するための図である。

【図 7】図 7 は、図 3 に示す 2 次元可逆符号化回路が 4 x 4 ブロックデータの非 0 係数個数データ Total Coeff および最後連続個数データ Trailing One を符号化する手法を説明するための図である。

【図 8】図 8 は、図 3 に示す 2 次元可逆符号化回路が 8 x 8 ブロックデータの非 0 係数個数データ Total Coeff および最後連続個数データ Trailing One を符号化する手法を説明するための図である。

【図 9】図 9 は、図 3 に示す 2 次元可逆符号化回路が 8 x 8 ブロックデータの非 0 係数個数データ Total Coeff および最後連続個数データ Trailing One を符号化する手法を説明するための図である。

【図 10】図 10 は、図 3 に示す可逆符号化回路の動作例を説明するための図である。

【図 11】図 11 は、図 1 に示す復号装置の構成図である。

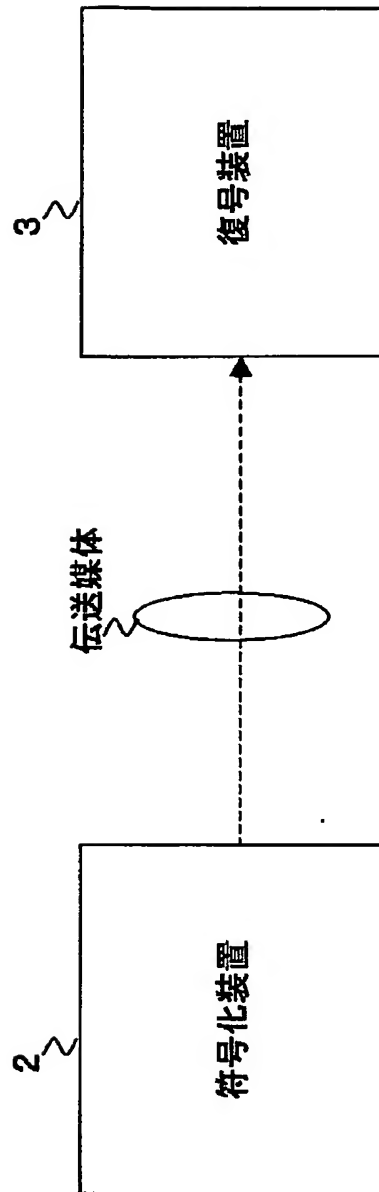
【図 12】図 12 は、図 11 に示す可逆復号回路の構成図である。

【符号の説明】

【0096】

1…通信システム、2…符号化装置、3…復号装置、22…A/D変換回路、23…画面並べ替え回路、24…演算回路、25…直交変換回路、26…量子化回路、27…可逆符号化回路、28…バッファメモリ、29…逆量子化回路、30…逆直交変換回路、31…フレームメモリ、32…レート制御回路、33…加算回路、41…イントラ予測回路、42…動き予測・補償回路、45…直交変換サイズ決定回路、51…スキャン回路、52…サブブロック生成回路、53…ラン・レベル計算回路、54…2次元可逆符号化回路、55…レベル符号化回路、56…ラン符号化回路、57…多重化回路、81…バッファメモリ、82…可逆復号回路、83…逆量子化回路、84…逆直交変換回路、85…加算回路、86…フレームメモリ、87…画像並べ替えバッファ、88…D/A変換回路、110…分離回路、111…2次元可逆復号回路、112…レベル復号回路、113…ラン復号回路、114…変換係数復元回路、115…ブロック復元回路、116…スキャン変換回路

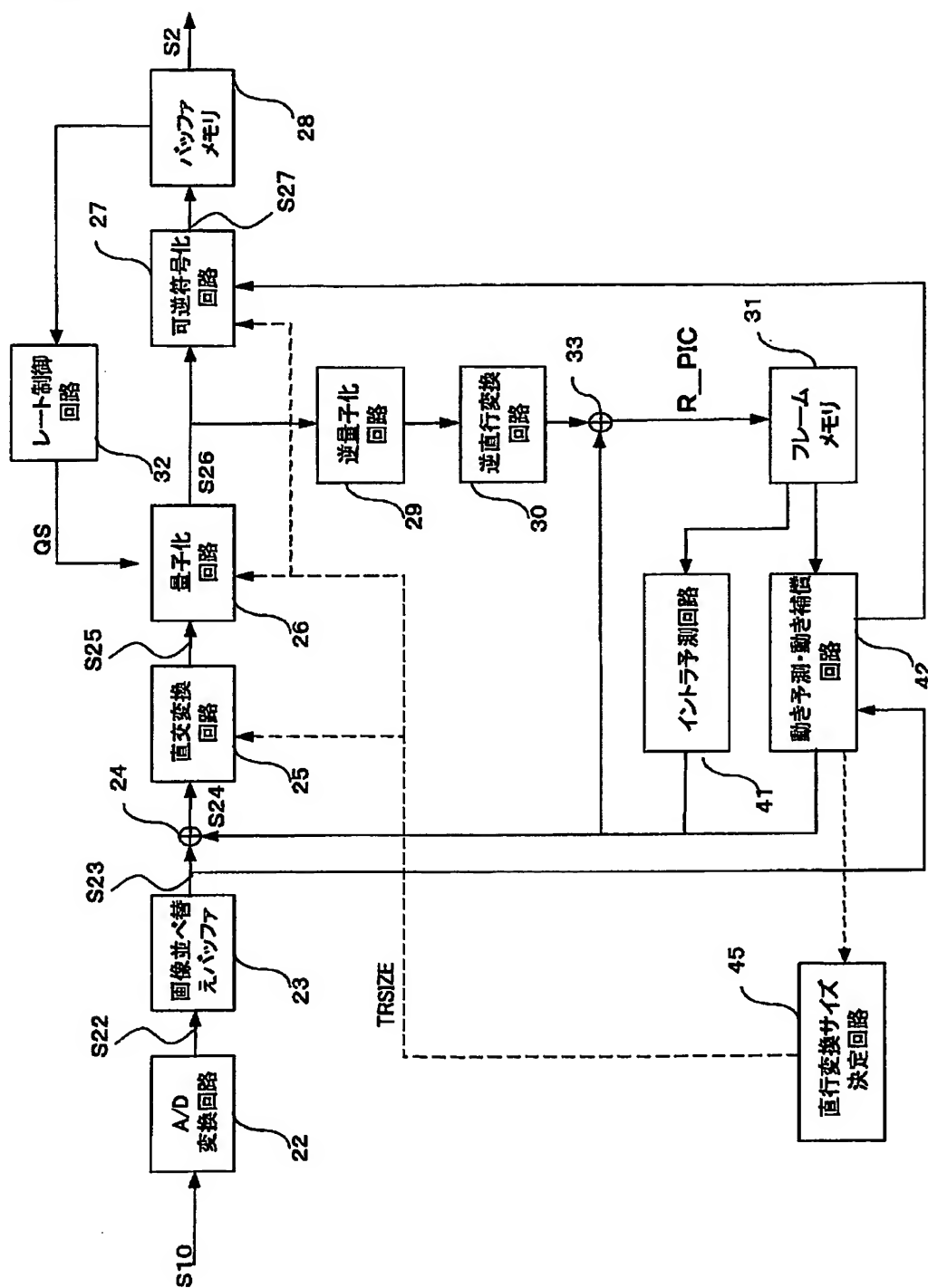
【書類名】 図面  
【図 1】



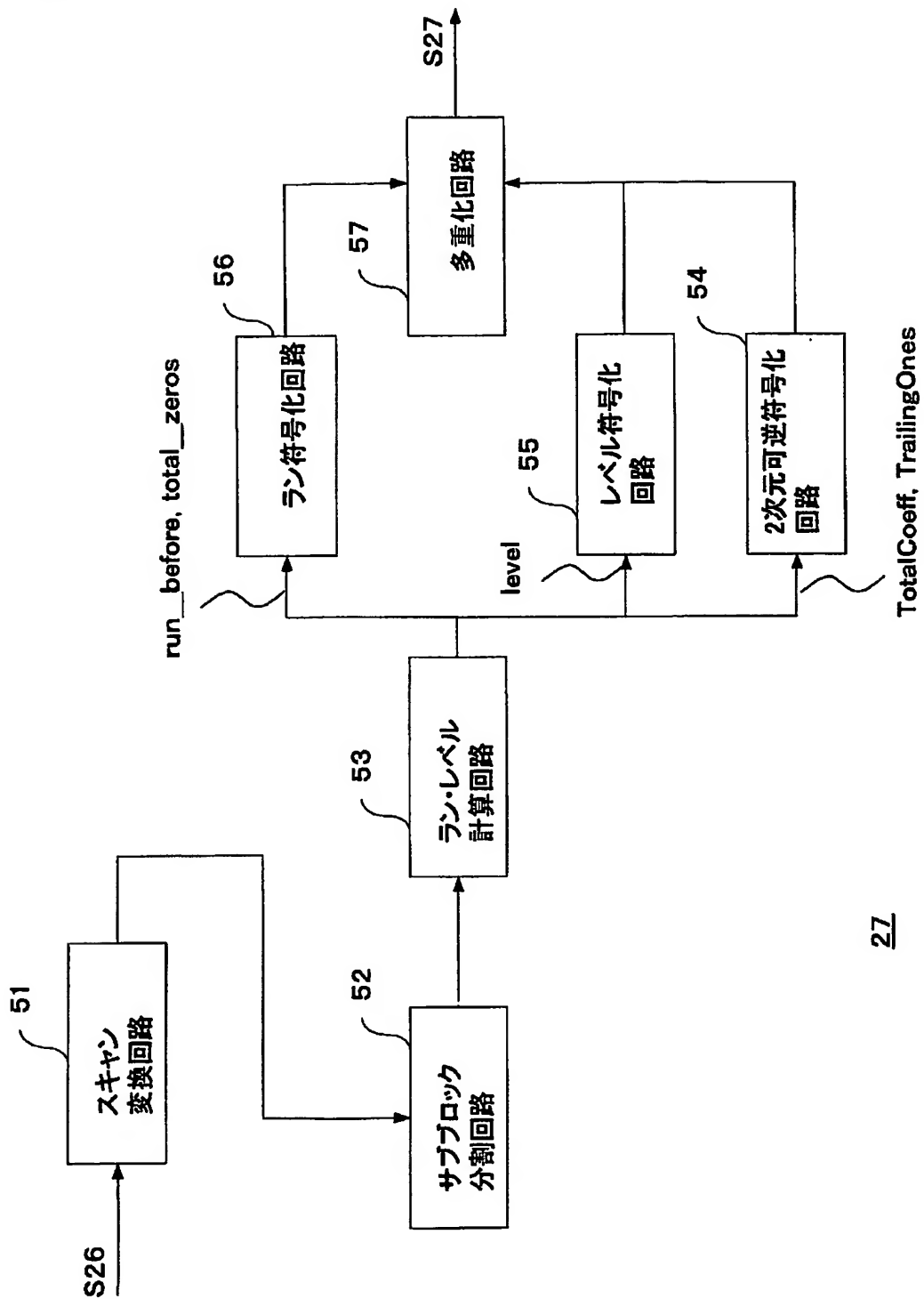
1



【図 2】



【図3】



27

【図 4】

|   |    |   |    |    |
|---|----|---|----|----|
| 0 | 1  | 2 | 8  | 12 |
| 2 | 4  | 5 | 9  | 13 |
| 3 | 8  | 6 | 10 | 14 |
| 9 | 10 | 7 | 11 | 15 |

(a)

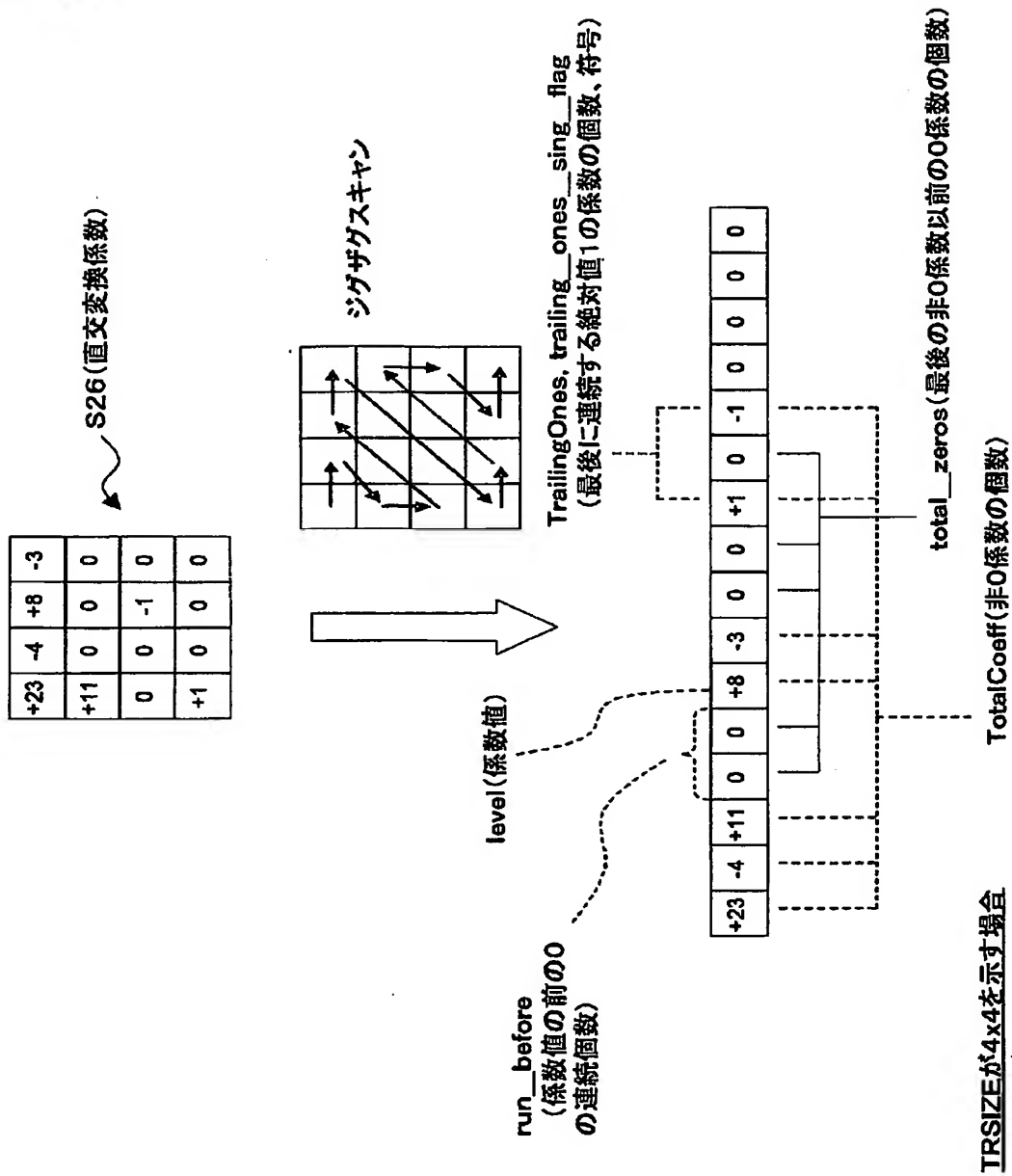
|   |   |    |    |
|---|---|----|----|
| 0 | 2 | 8  | 12 |
| 1 | 5 | 9  | 13 |
| 3 | 6 | 10 | 14 |
| 4 | 7 | 11 | 15 |

(b)

【図 5】

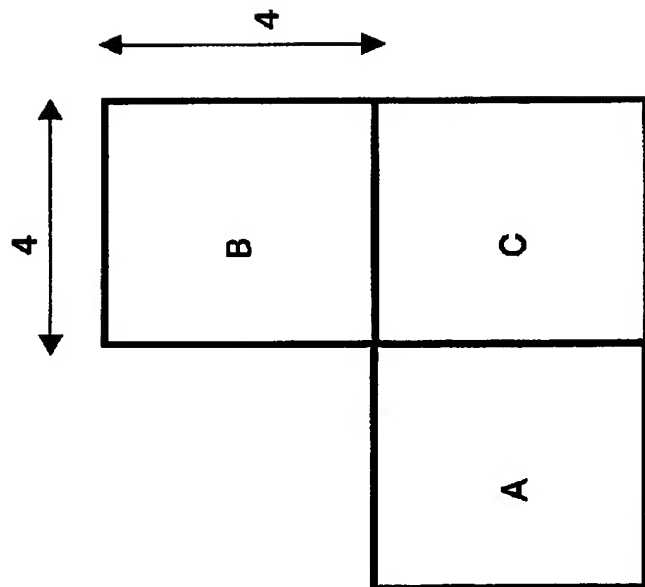
|            |  | <i>u</i> |    |    |    |    |    |    |    |
|------------|--|----------|----|----|----|----|----|----|----|
|            |  | 0        | 1  | 2  | 3  | 4  | 5  | 6  | 7  |
| 0          |  | 0        | 1  | 5  | 6  | 14 | 15 | 27 | 28 |
| 1          |  | 2        | 4  | 7  | 13 | 16 | 26 | 29 | 42 |
| 2          |  | 3        | 8  | 12 | 17 | 25 | 30 | 41 | 43 |
| 3          |  | 9        | 11 | 18 | 24 | 31 | 40 | 44 | 53 |
| 4          |  | 10       | 19 | 23 | 32 | 39 | 45 | 52 | 54 |
| 5          |  | 20       | 22 | 33 | 38 | 46 | 51 | 55 | 60 |
| 6          |  | 21       | 34 | 37 | 47 | 50 | 56 | 59 | 61 |
| <i>v</i> 7 |  | 35       | 36 | 48 | 49 | 57 | 58 | 62 | 63 |

【図6】



【図 7】

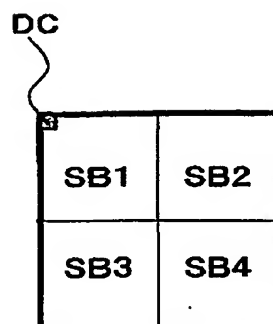
|   |   |
|---|---|
| 1 | 2 |
| 3 | 4 |



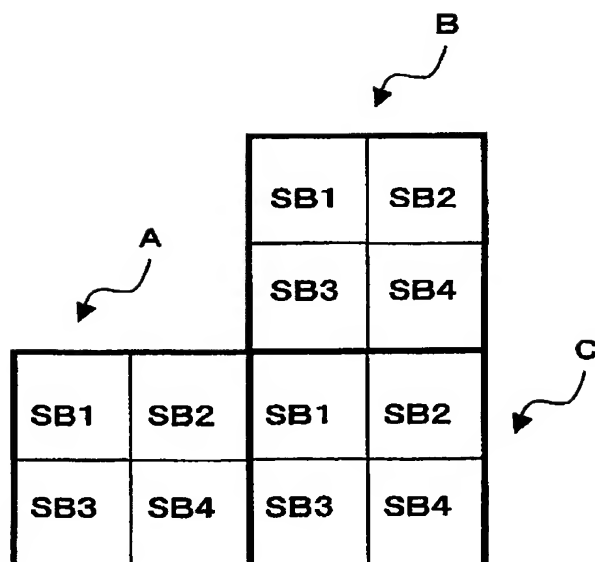
(b)

(a)

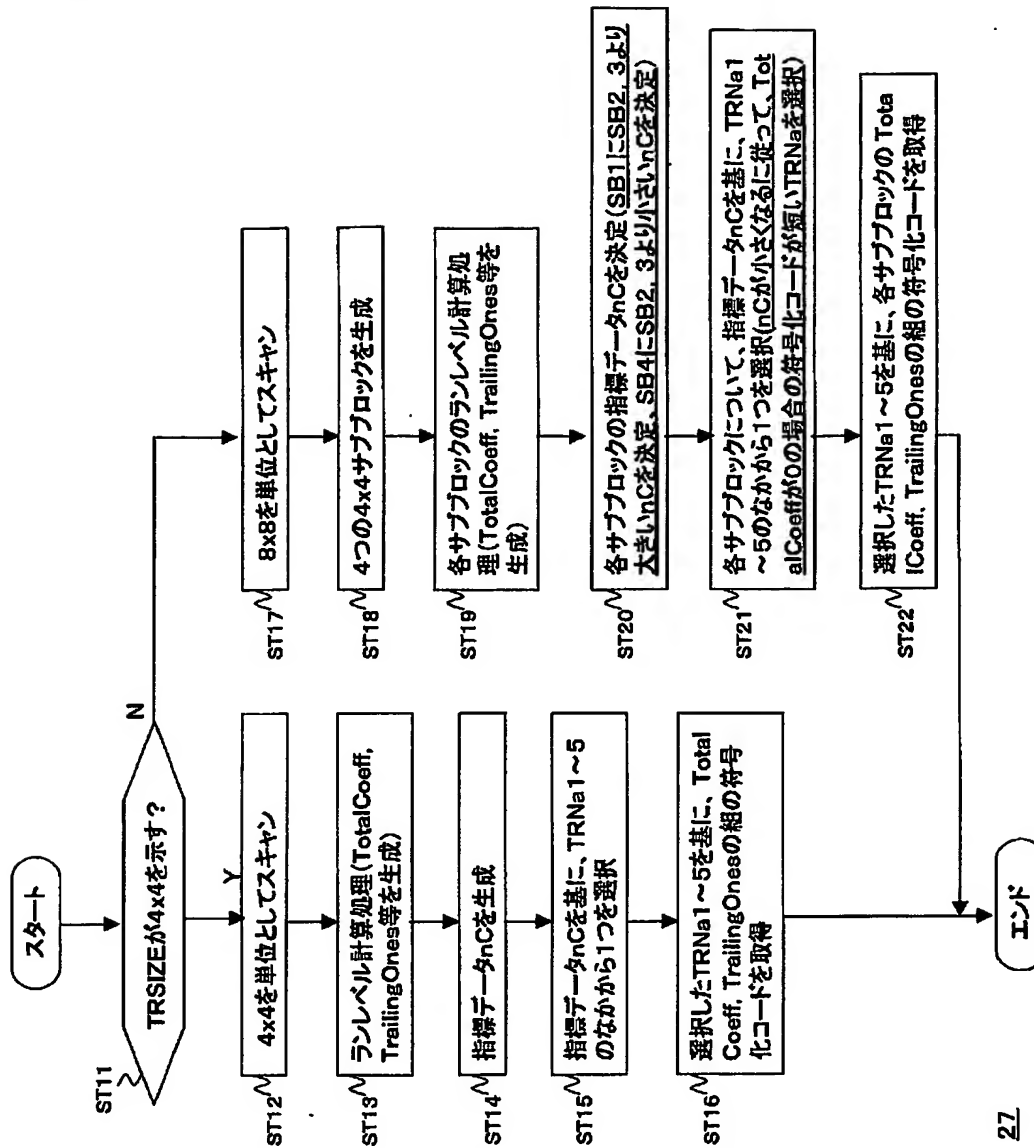
【図 8】



【図 9】



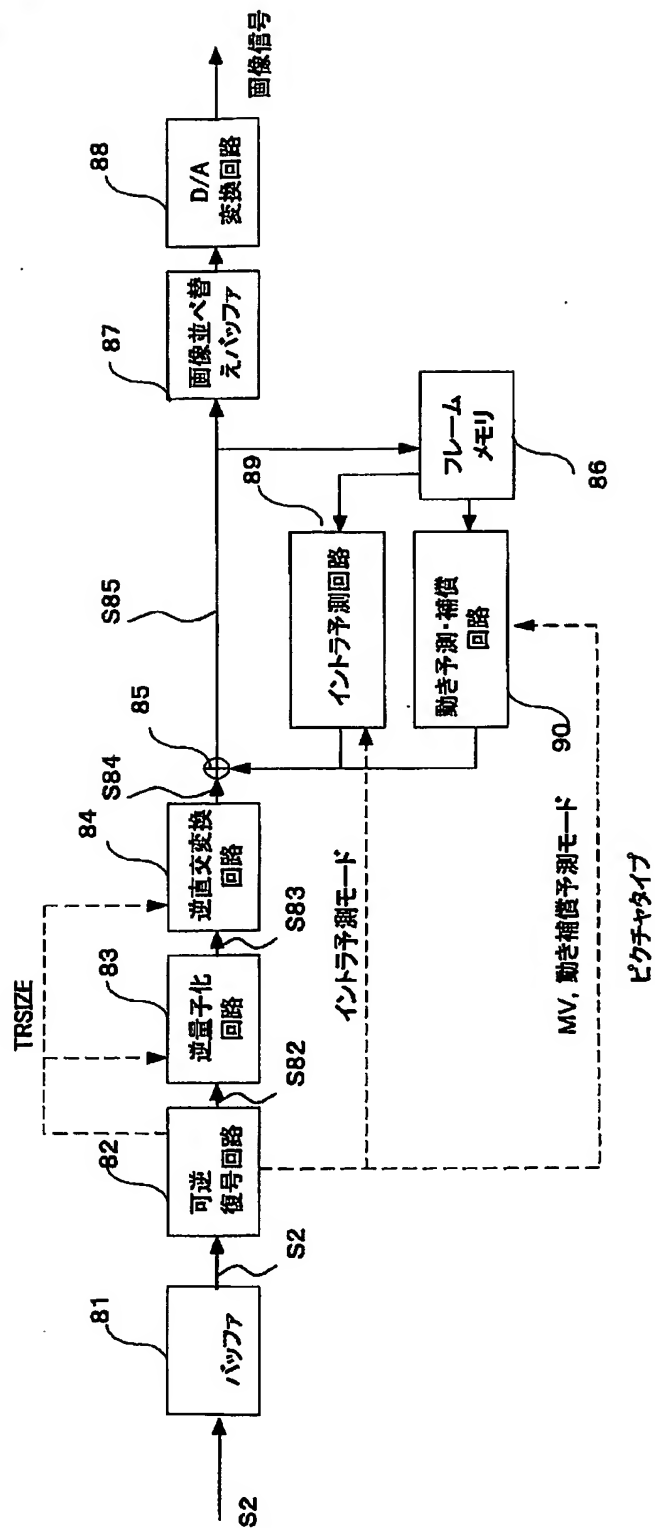
【図 10】



27

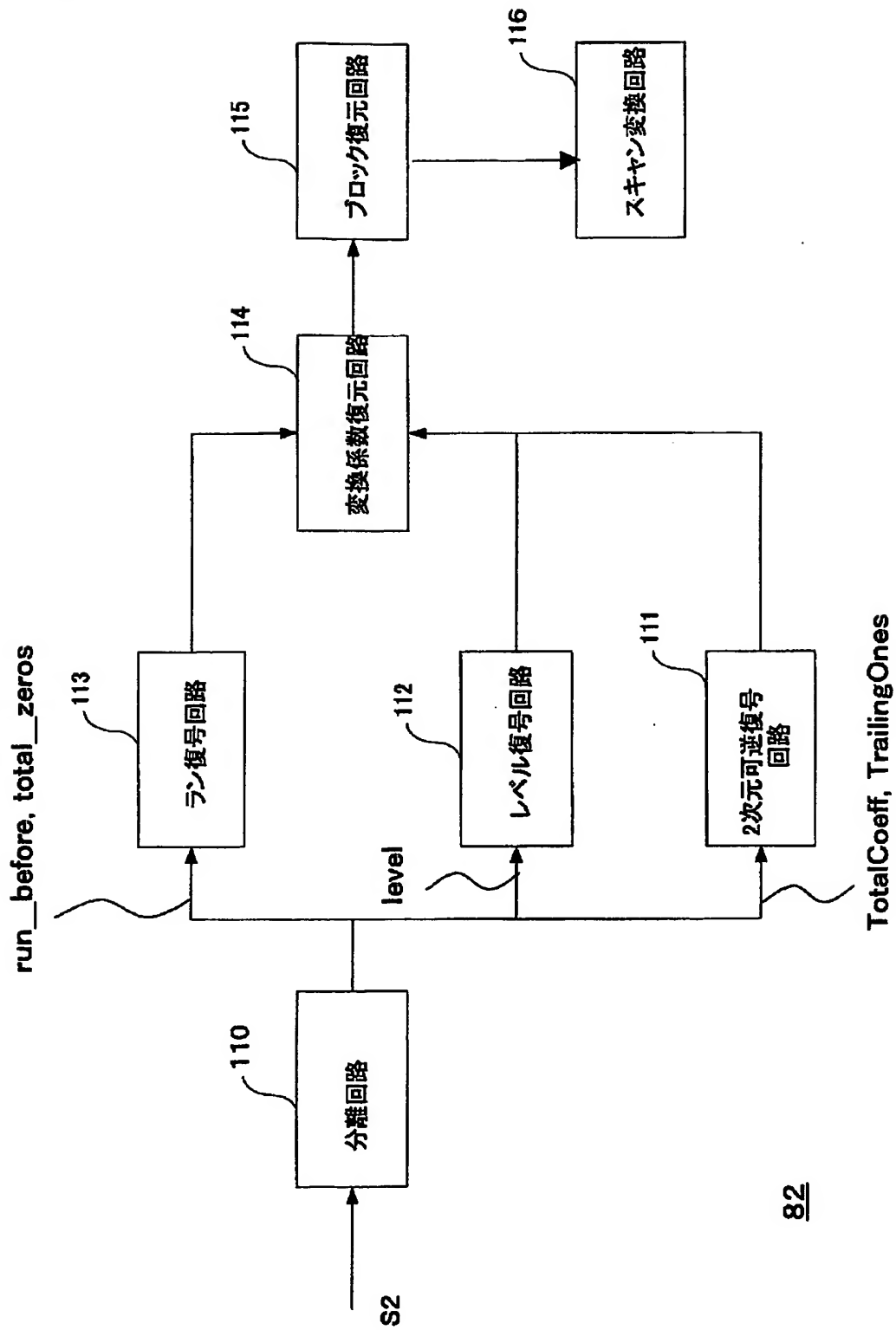


【図11】



ピクチャタイプ

【図 12】



82

## 【書類名】 要約書

## 【要約】

【課題】 第1のブロックサイズの複数倍の第2のブロックサイズの画像ブロックデータを直交変換して得られた変換係数の非0係数個数データを、前記第1のブロックサイズに適合した対応関係データを基に符号化する符号化方法を提供する。

【解決手段】 サブブロック生成回路52が、 $8 \times 8$ 直交変換の係数をサブブロックデータに分割する。2次元可逆符号化回路54は、直流成分から遠いサブブロックの非0係数個数データTotalCoeffを、0を示す非0係数個数データに短いビット長の符号化コードを割り当てる変換表データを選択して符号化する。

【選択図】 図3

認定・付加情報

|         |                  |
|---------|------------------|
| 特許出願の番号 | 特願 2005-015284   |
| 受付番号    | 50500115399      |
| 書類名     | 特許願              |
| 担当官     | 第七担当上席 0096      |
| 作成日     | 平成 17 年 1 月 27 日 |

<認定情報・付加情報>

【特許出願人】

【識別番号】

000002185

【住所又は居所】

東京都品川区北品川 6 丁目 7 番 3 5 号

【氏名又は名称】

ソニー株式会社

【代理人】

申請人

【識別番号】

100094053

【住所又は居所】

東京都台東区柳橋 2 丁目 4 番 2 号 創進国際特許  
事務所

【氏名又は名称】

佐藤 隆久

特願 2005-015284

出 願 人 履 歴 情 報

識別番号

[000002185]

1. 変更年月日  
[変更理由]

1990年 8月30日

新規登録

住 所  
氏 名

東京都品川区北品川6丁目7番35号  
ソニー株式会社